

UM2020 用户手册

版本：V1.2



UNICMICRO

广芯微电子

广芯微电子（广州）股份有限公司

<http://www.unicmicro.com/>

条款协议

本文档的所有部分，其著作权归广芯微电子（广州）股份有限公司（以下简称广芯微电子）所有，未经广芯微电子授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，广芯微电子及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

1. 本文档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在设备设计中应用本文档中的电路、软件和相关信息，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失，广芯微电子不承担任何责任。
2. 在准备本文档所记载的信息的过程中，广芯微电子已尽量做到合理注意，但是，广芯微电子并不保证这些信息都是准确无误的。用户因本文档中所记载的信息的错误或遗漏而遭受的任何损失，广芯微电子不承担任何责任。
3. 对于因使用本文档中的广芯微电子产品或技术信息而造成的侵权行为或因此而侵犯第三方的专利、版权或其他知识产权的行为，广芯微电子不承担任何责任。本文档所记载的内容不应视为对广芯微电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 使用本文档中记载的广芯微电子产品时，应在广芯微电子指定的范围内，特别是在最大额定值、电源工作电压范围、热辐射特性、安装条件以及其他产品特性的范围内使用。对于在上述指定范围之外使用广芯微电子产品而产生的故障或损失，广芯微电子不承担任何责任。
5. 虽然广芯微电子一直致力于提高广芯微电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，广芯微电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当广芯微电子产品在发生故障而造成火灾时导致人身事故、伤害或损害的事故。例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或其他适当的措施等。

目录

1	系统概述	1
1.1	主要特性	1
2	系统结构框图	3
3	封装及引脚定义	4
3.1	封装管脚分布	4
3.2	引脚功能描述	5
3.3	接口引脚说明	5
4	寄存器定义	6
4.1	Reg00 Address: 0x00 Default: 0x7D	6
4.2	Reg01 Address: 0x01 Default: 0x14	6
4.3	Reg02 Address: 0x02 Default: 0xF0	6
4.4	Reg03 Address: 0x03 Default: 0x03	7
4.5	Reg04 Address: 0x04 Default: 0x00	7
4.6	Reg05 Address: 0x05 Default: 0x00	7
4.7	Reg06 Address: 0x06 Default: 0x00	7
4.8	Reg07 Address: 0x07 Default: Read only	8
4.9	Reg08 Address: 0x08 Default: Read only	8
4.10	Reg09 Address: 0x09 Default: Read only	8
4.11	Reg10 Address: 0x0A Default: Read only	8
4.12	Reg11 Address: 0x0B Default: Read only	8
4.13	Reg12 Address: 0x0C Default: 0x20	9
4.14	Reg13 Address: 0x0D Default: 0x05	9
4.15	Reg14 Address: 0x0E Default: 0x1F	10
4.16	Reg15 Address: 0x0F Default: 0x06	10
4.17	Reg17 Address: 0x11 Default: 0x69	10
4.18	Reg18 Address: 0x12 Default: 0x96	11
4.19	Reg21 Address: 0x15 Default: 0x00	11
4.20	Reg22 Address: 0x16 Default: 0x3F	11
4.21	Reg24 Address: 0x18 Default: 0x3C	11
4.22	Reg31 Address: 0x1F Default: 0x00	12
4.23	Reg32 Address: 0x20 Default: 0x00	12
4.24	Reg33 Address: 0x21 Default: 0x00	12
4.25	Reg34 Address: 0x22 Default: 0x00	12
4.26	Reg35 Address: 0x23 Default: 0x00	12
4.27	Reg36 Address: 0x24 Default: 0x00	12
4.28	Reg37 Address: 0x25 Default: 0x00	12
4.29	Reg38 Address: 0x26 Default: 0x00	13
4.30	Reg40 Address: 0x28 Default: 0x00	13
4.31	Reg42 Address: 0x2A Default: 0x33	13
4.32	Reg43 Address: 0x2B Default: 0x09	13
4.33	Reg127 Address: 0x7F Default: 0x00	14
5	运行模式	15
5.1	工作模式	15
5.1.1	标准监听模式	15
5.1.2	轮询扫描模式	15
5.1.3	间隙运行模式	16
5.2	唤醒模式	17
5.2.1	载波检测	17
5.2.2	单模式检测	18
5.2.3	双模式检测	19

5.3	对码匹配模块.....	20
5.4	对码设置.....	20
5.5	数据接收.....	21
5.6	误触发计数.....	21
5.7	运行状态.....	21
6	接口说明.....	22
6.1	SPI 接口.....	22
6.2	I2C 接口.....	22
7	参考原理图.....	24
7.1	QFN16.....	24
7.2	TSSOP16.....	25
8	封装尺寸.....	26
8.1	QFN16 (4*4mm).....	26
8.2	TSSOP16 (5*4.4mm).....	26
9	版本维护.....	27

1 系统概述

UM2020 是一款三通道、超低功耗的 ASK 接收芯片，可检测 30 ~ 300KHz 范围的 LF（低频）载波频率数据并触发唤醒信号，唤醒之后 MCU 可通过 IO 实时采集后续接收到的数据，也可以通过 SPI 或 I2C 直接从寄存器读取（最长保存 8 字节数据）。三个独立通道可以配置成不同的唤醒模式，每个通道都具有 RSSI 检测功能。UM2020 内部集成时钟信号发生器，时钟源可来自于内部 RC 振荡器、外部输入时钟或晶体振荡器（外挂无源晶振）。内部 RC 振荡器已校准到 32KHz，用户无需进行外部校准就能让芯片发挥出最佳性能。该芯片支持多种数据率的配置，支持曼彻斯特编码方式。

UM2020 可对多种唤醒模式进行配置，还可以调节接收灵敏度，确保在各种应用环境下能实现可靠唤醒。内部集成 LC 振荡器，方便用户对 LC 天线的谐振频率进行调节，从而获得最佳性能，LC 天线调谐支持内部自动校准（默认）和外部辅助校准两种模式。

典型应用场景：

- PKE 无钥匙门禁系统
- 智能交通，智慧城市，智能家居
- 智能门锁，资产追踪、无线监控等智能传感器终端应用

1.1 主要特性

- **功能特点**
 - 三个独立天线通道：X/Y/Z 轴
 - 载波频率范围：30 ~ 300KHz
 - 最远唤醒距离：大于 10m
 - Pattern 对码：码值和长度可配置
 - 接收数据：可通过 SPI 或 I2C 读取（最长 8 字节），或通过 IO 输出
- **超低功耗**
 - 三通道轮询扫描模式：2.9 μ A
 - 三通道间歇运行模式：2.1 μ A
 - 单通道间歇运行模式：1.7 μ A
- **接收**
 - 接收灵敏度：< 70 μ Vrms
 - 接收灵敏度可调节：天线阻尼
 - 支持数据率：1 ~ 8kbps

- 支持误触发计数
- **LC 天线**
 - 支持内部自动调谐
 - 支持外部辅助调谐
- **编码方式**
 - 支持曼彻斯特编码方式
- **时钟**
 - 内部集成高精度 RC 振荡器：32K
 - 无需校准
 - 支持外部无源晶振
 - 支持外部输入时钟
- **工作模式**
 - 标准监听模式：多通道持续运行
 - 轮询扫描模式：多通道轮询扫描运行
 - 间歇运行模式：多通道间歇运行
- **接口**
 - SPI: Mode0, 速率最高 8Mbps
 - I2C: 速率最高 400kbps
 - 支持外部复位
- **电气参数**
 - 工作电压：2 ~ 3.6V
 - 工作温度：-40 ~ 85°C
 - ESD 保护：±4KV (HBM)
- **开发支持**
 - SDK: 软件、文档、工具、参考设计
 - EVB 硬件开发板
 - 发射器
- **封装形式**
 - QFN16
 - TSSOP16

2 系统结构框图

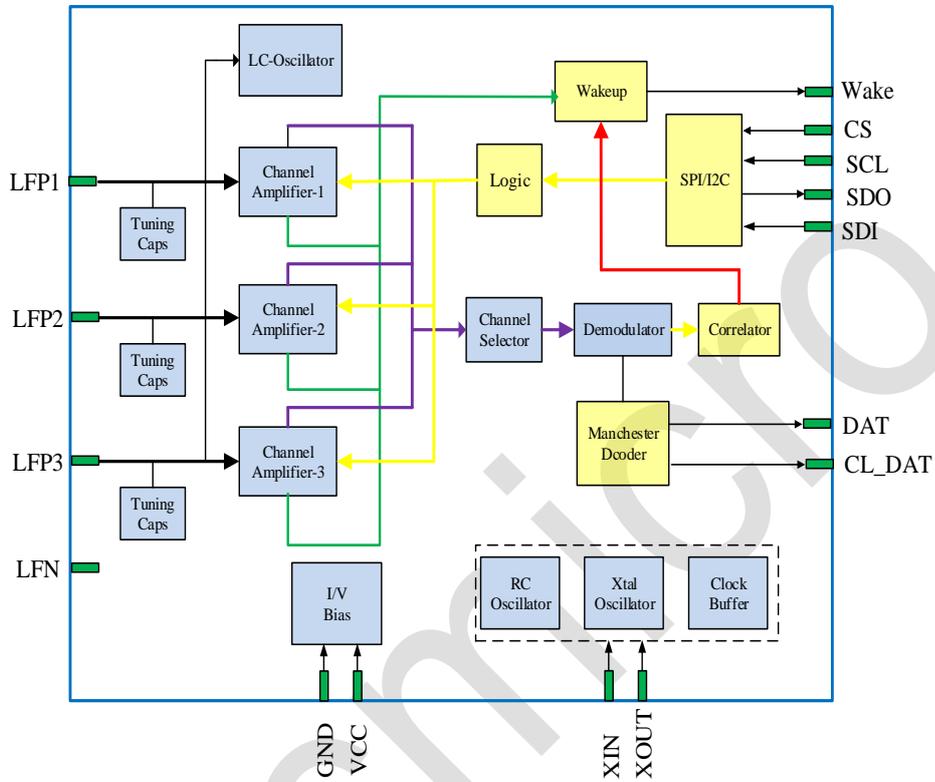


图 2-1：系统结构图

3 封装及引脚定义

3.1 封装管脚分布

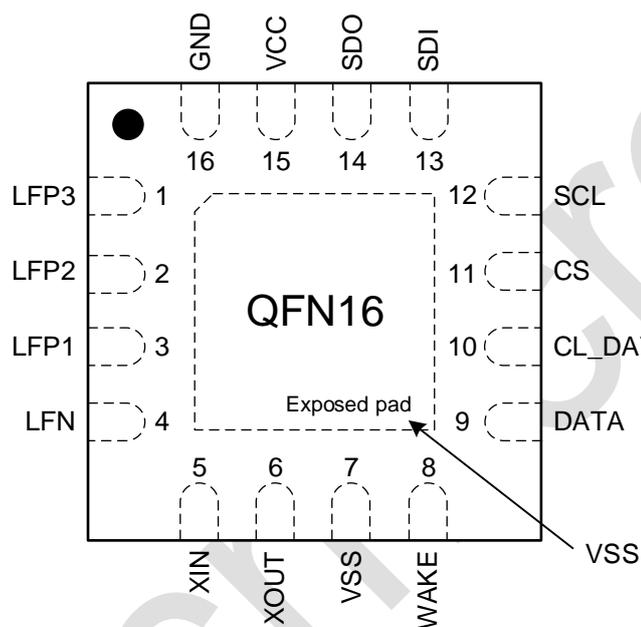


图 3-1: QFN16 封装管脚分布图

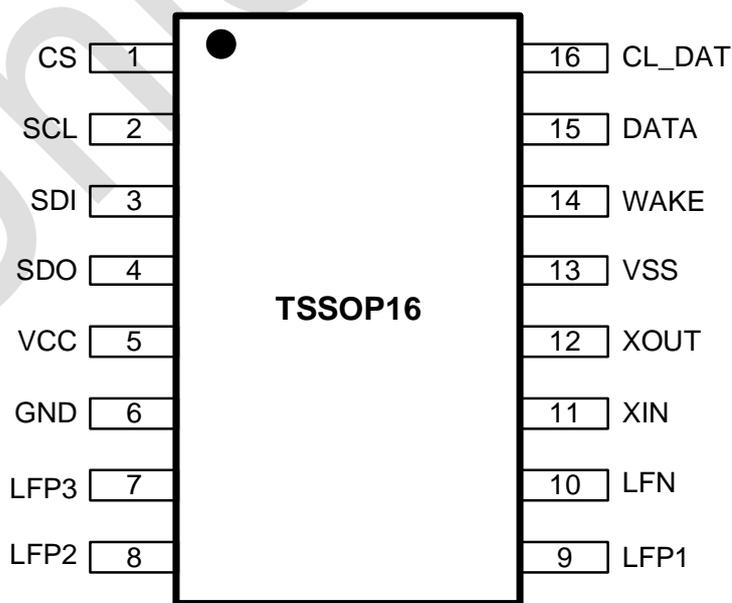


图 3-2: TSSOP16 封装管脚分布图

3.2 引脚功能描述

表 3-1: 引脚功能说明

封装引脚编号		引脚名称	IO Type	功能描述
QFN16	TSSOP16			
0	-	VSS	G	芯片地(LF PAD)公共地
1	7	LFP3	AI	通道 3 天线输入
2	8	LFP2	AI	通道 2 天线输入
3	9	LFP1	AI	通道 1 天线输入
4	10	LFN	AI	通道共用地
5	11	XIN	AI	晶振输入
6	12	XOUT	AI	晶振输出
7	13	VSS	G	芯片地
8	14	WAKE	DO	唤醒中断信号输出
9	15	DATA	DO	数据输出
10	16	CL_DAT	DO	曼彻斯特恢复时钟输出
11	1	CS	DI	片选信号
12	2	SCL	DI	SPI/I2C 时钟信号
13	3	SDI	DIO	SPI 数据输入
14	4	SDO	DO	SPI 接口数据输出/I2C 接口数据输入输出
15	5	VCC	P	电源
16	6	GND	G	地

注：A –模拟信号； D –数字信号； I – Input； O – Output； G – Ground； P – Power。

3.3 接口引脚说明

表 3-2: 接口引脚说明

引脚名称	UM2020-NSQD (QFN16)	UM2020-NSTD (TSSOP16)	UM2020-NIQD (QFN16)	UM2020-NITD (TSSOP16)
CS	Y	Y	/	/
SCL	Y	Y	Y	Y
SDI	Y	Y	/	/
SDO	Y	Y	Y	Y

4 寄存器定义

4.1 Reg00 Address: 0x00 Default: 0x7D

Bit	Name	Type	Description	Default
7	EN_SCAN	R/W	1: 使能扫描模式	1'b0
6	EN_CH1	R/W	1: 通道 1 使能	1'b1
5	EN_CH2	R/W	1: 通道 2 使能	1'b1
4	EN_CH3	R/W	1: 通道 3 使能	1'b1
3	EN_ON/OFF	R/W	1: 使能间歇模式	1'b1
2	EN_PATTERN	R/W	1: 使能对码匹配	1'b1
1	EN_PAT2	R/W	1: 使能对码双匹配	1'b0
0	EN_MANCH	R/W	1: 使能曼彻斯特解码器	1'b1

4.2 Reg01 Address: 0x01 Default: 0x14

Bit	Name	Type	Description	Default
7	EN_ATT	R/W	1: 天线阻尼器使能	1'b0
6	EN_XTAL	R/W	1: 晶体振荡器使能	1'b0
5	EN_EXTCLK	R/W	1: 外部时钟发生器使能	1'b0
4:3	ATT_RES	R/W	天线阻尼器电阻设置: 00: 2K 01: 8K 10: 32K 11: 48K	2'b10
2	EN_GBOOST	R/W	1: 额外增益使能	1'b1
1	DASL_ABS	R/W	1: 数据分割器采用绝对参考值	1'b0
0	ABS_DOWN	R/W	1: 降低数据分割器绝对参考值	1'b0

4.3 Reg02 Address: 0x02 Default: 0xF0

Bit	Name	Type	Description	Default
7	AGC_TLIM	R/W	1: AGC 仅作用于第一载波期间	1'b1
6	AGC_UD	R/W	1: AGC 工作在 up/down 模式	1'b1
5	EN_AUXLDO	R/W	1: 使能辅助 LDO	1'b1
4	EN_RCOSC	R/W	1: 使能 RCOSC	1'b1
3	DISABLE_AGC	R/W	1: 禁用 AGC	1'b0
2	PAT32	R/W	模式扩展: 0: 16bits 1: 32bits	1'b0
1	Reserved	R/W	保留	1'b0
0	HY_POS	R/W	0: 迟滞发生在上升沿和下降沿 1: 迟滞只发生在上升沿	1'b0

4.4 Reg03 Address: 0x03 Default: 0x03

Bit	Name	Type	Description	Default
7	DAT_RCCLK	R/W	1: 内部 RC 振荡器的时钟在 DAT 脚上输出	1'b0
6	DAT_LCCLK	R/W	1: 内部 LC 振荡器的时钟在 DAT 脚上输出	1'b0
5	EN_DAT	R/W	1: DAT 脚输出使能	1'b0
4	DAT_DEMO	R/W	1: 模拟解调器信号在 DAT 脚上输出	1'b0
3:2	DAT_LC_CH	R/W	DAT 脚输出 LC 振荡器时钟的通道选择 (DAT_LCCLK 使能时): 00: CH1 01: CH2 1x: CH3	2'b00
1	DAT_MASK	R/W	唤醒前 DAT 引脚上的数据屏蔽设置: 0: 不屏蔽 1: 数据被屏蔽	1'b1
0	LCOSC_PD	R/W	1: 内部 LC 振荡器 Power Down	1'b1

4.5 Reg04 Address: 0x04 Default: 0x00

Bit	Name	Type	Description	Default
7:5	Reserved	R/W	保留	3'b000
4:0	CAPS_CH1	R/W	设置通道 1 的调谐电容值: <4>=1: 加 16pF 至 CH1 <3>=1: 加 8pF 至 CH1 <2>=1: 加 4pF 至 CH1 <1>=1: 加 2pF 至 CH1 <0>=1: 加 1pF 至 CH1	5'h00

4.6 Reg05 Address: 0x05 Default: 0x00

Bit	Name	Type	Description	Default
7:5	Reserved	R/W	保留	3'b000
4:0	CAPS_CH2	R/W	设置通道 2 的调谐电容值: <4>=1: 加 16pF 至 CH2 <3>=1: 加 8pF 至 CH2 <2>=1: 加 4pF 至 CH2 <1>=1: 加 2pF 至 CH2 <0>=1: 加 1pF 至 CH2	5'h00

4.7 Reg06 Address: 0x06 Default: 0x00

Bit	Name	Type	Description	Default
7:5	Reserved	R/W	保留	3'b000

Bit	Name	Type	Description	Default
4:0	CAPS_CH3	R/W	设置通道 3 的调谐电容值: <4>=1: 加 16pF 至 CH3 <3>=1: 加 8pF 至 CH3 <2>=1: 加 4pF 至 CH3 <1>=1: 加 2pF 至 CH3 <0>=1: 加 1pF 至 CH3	5'h00

4.8 Reg07 Address: 0x07 Default: Read only

Bit	Name	Type	Description	Default
7:5	Reserved	R	保留	3'b000
4:0	RSSI1	R	通道 1 的 RSSI 值	5'h00

4.9 Reg08 Address: 0x08 Default: Read only

Bit	Name	Type	Description	Default
7:5	Reserved	R	保留	3'b000
4:0	RSSI2	R	通道 2 的 RSSI 值	5'h00

4.10 Reg09 Address: 0x09 Default: Read only

Bit	Name	Type	Description	Default
7:5	Reserved	R	保留	3'b000
4:0	RSSI3	R	通道 3 的 RSSI 值	5'h00

4.11 Reg10 Address: 0x0A Default: Read only

Bit	Name	Type	Description	Default
7:0	F_WAKE	R	误触发计数器	8'h00

4.12 Reg11 Address: 0x0B Default: Read only

Bit	Name	Type	Description	Default
7	Reserved	R	保留	1'b0
6	DATA_OK	R	1: DATA 接收完成 0: DATA 接收未完成	1'b0
5	AGC_LOCK	R	1: AGC LOCK 0: AGC 未 LOCK	1'b0
4	LC_T_DONE	R	LC turning 完成: 1: LC Turning 完成 0: LC Turning 未完成	1'b0
3	EFUSE_TRIM_DONE	R	1: EFUSE TRIM 完成 0: EFUSE TRIM 未完成	1'b0

Bit	Name	Type	Description	Default
2	LC_ERR_CH3	R	1: LC 通道 3 Error 0: LC 通道 3 正常	1'b0
1	LC_ERR_CH2	R	1: LC 通道 2 Error 0: LC 通道 2 正常	1'b0
0	LC_ERR_CH1	R	1: LC 通道 1 Error 0: LC 通道 1 正常	1'b0

4.13 Reg12 Address: 0x0C Default: 0x20

Bit	Name	Type	Description	Default
7	Reserved	R/W	保留	1'b0
6	EN_CLD	R/W	CL-D 信号输出使能: 1: CL_D 信号输出 0: 禁止 CL_D 信号输出	1'b0
5	MACT_MOD	R/W	曼彻斯特解码模式: 1: 上升沿为 0, 下降沿为 1 0: 上升沿为 1, 下降沿为 0	1'b1
4:0	Gain_Set	R/W	手动增益设置 (AGC 禁用时)	5'h00

4.14 Reg13 Address: 0x0D Default: 0x05

Bit	Name	Type	Description	Default
7:4	Gain_RUD	R/W	AGC 初始增益衰减设置: 0000: 0dB 010x: -4dB 011x: -8dB 100x: -12dB 101x: -16dB 110x: -20dB 111x: -24dB	4'h0
3	A_WAKE_EN	R/W	1: Artificial wake-up 使能	1'b0
2:0	T_AWAKE	R/W	Artificial wake-up 时间设置: 000: 0.2s 001: 1s 010: 5s 011: 20s 100: 2min 101: 15min 110: 1hour 111: 2hour	3'b101

4.15 Reg14 Address: 0x0E Default: 0x1F

Bit	Name	Type	Description	Default
7:5	Reserved	R/W	保留	3'b000
4:0	T_BITS	R/W	波特率定义-bps 【FRC-OSC/(Reg14<4:0>+1)】： 00011: 4 00100: 5 11111: 32	5'h1F

4.16 Reg15 Address: 0x0F Default: 0x06

Bit	Name	Type	Description	Default
7	PGA_KEEP	R/W	PGA 增益调节完毕后是否保持使能设定。 1: 在增益调节完成后, 所有 PGA 保持使能状态。 0: 在增益调节完成后, 未选中的通道关闭。	1'b0
6:4	T_OUT	R/W	自动超时时间设置: 000: 无自动超时 001: 50ms 010: 100ms 011: 150ms 100: 200ms 101: 250ms 110: 300ms 111: 350ms	3'b000
3:2	T_ON	R/W	间歇运行模式 ON 时间设置/轮询扫描模式时间设置: 00: 0.5ms 01: 1ms 10: 2ms 11: 4ms	2'b01
1:0	T_OFF	R/W	间歇运行模式 OFF 时间设置: 00: 2ms 01: 4ms 10: 8ms 11: 16ms	2'b10

4.17 Reg17 Address: 0x11 Default: 0x69

Bit	Name	Type	Description	Default
7:0	Pattern2	R/W	对码第二个字节	8'h69

4.18 Reg18 Address: 0x12 Default: 0x96

Bit	Name	Type	Description	Default
7:0	Pattern1	R/W	对码第一个字节	8'h96

4.19 Reg21 Address: 0x15 Default: 0x00

Bit	Name	Type	Description	Default
7:5	Reserved	R/W	保留	3'b000
4	RESET_LC_TUNING	R/W	1: 清除 LC_TUNING 完成状态, 返回到 RCSOC 较准完成状态	1'b0
3	CLEAR_WAKE	R/W	1: 清除唤醒状态, 返回监听模式	1'b0
2	RESET_RSSI	R/W	1: 对 RSSI 检测进行复位	1'b0
1	RESET_REG	R/W	1: 所有寄存器复位至初始值	1'b0
0	CLEAR_FALSE	R/W	1: 清除误触发计数器	1'b0

4.20 Reg22 Address: 0x16 Default: 0x3F

Bit	Name	Type	Description	Default
7:0	Frequency_Carrier	R/W	工作载波频率	8'h3F

4.21 Reg24 Address: 0x18 Default: 0x3C

Bit	Name	Type	Description	Default
7:6	Reserved	R/W	保留	2'b00
5:4	AGC_DELAY	R/W	增益调节开始时延时设置位: 00: 1 个 32K 时钟周期 01: 2 个 32K 时钟周期 10: 4 个 32K 时钟周期 11: 10 个 32K 时钟周期	2'b11
3:2	FD_DELAY	R/W	频率检测开始时间延时设置位: 00: 1 个 32K 时钟周期 01: 2 个 32K 时钟周期 10: 4 个 32K 时钟周期 11: 10 个 32K 时钟周期	2'b11
1	Reserved	R/W	保留	1'b0
0	EN_EXT_RSTN	R/W	1: 外部复位使能 (CL_D 将被配成输入模式)	1'b0

4.22 Reg31 Address: 0x1F Default: 0x00

Bit	Name	Type	Description	Default
7:0	Data1	R	接收到的第一个字节数据	8'h00

4.23 Reg32 Address: 0x20 Default: 0x00

Bit	Name	Type	Description	Default
7:0	Data2	R	接收到的第二个字节数据	8'h00

4.24 Reg33 Address: 0x21 Default: 0x00

Bit	Name	Type	Description	Default
7:0	Data3	R	接收到的第三个字节数据	8'h00

4.25 Reg34 Address: 0x22 Default: 0x00

Bit	Name	Type	Description	Default
7:0	Data4	R	接收到的第四个字节数据	8'h00

4.26 Reg35 Address: 0x23 Default: 0x00

Bit	Name	Type	Description	Default
7:0	Data5	R	接收到的第五个字节数据	8'h00

4.27 Reg36 Address: 0x24 Default: 0x00

Bit	Name	Type	Description	Default
7:0	Data6	R	接收到的第六个字节数据	8'h00

4.28 Reg37 Address: 0x25 Default: 0x00

Bit	Name	Type	Description	Default
7:0	Data7	R	接收到的第七个字节数据	8'h00

4.29 Reg38 Address: 0x26 Default: 0x00

Bit	Name	Type	Description	Default
7:0	Data8	R	接收到的第八个字节数据	8'h00

4.30 Reg40 Address: 0x28 Default: 0x00

Bit	Name	Type	Description	Default
7:5	Reserved	R/W	保留	3'b000
4:3	ECNT_Delay_SET	R/W	误触发计数延时（载波检测成功之后，Delay 以下时间，如果 pattern 匹配没成功，则计数器加 1）： 00: 25ms 01: 50ms 10: 100ms 11: 200ms	2'b00
2:1	Reserved	R/W	保留	2'b00
0	EN_EFUSE	R/W	efuse TRIM Enable, Enable 之后才 load effuse 值或 reg 值，load 成功后再 disable 1: efuse 使能； 0: efuse 禁止	1'b0

4.31 Reg42 Address: 0x2A Default: 0x33

Bit	Name	Type	Description	Default
7:4	BSEL	R/W	PGA 工作频带设置： 0001: 200 ~ 300KHz 0010: 150 ~ 200KHz 0011: 90 ~ 150KHz 0100: 70 ~ 90KHz 0111: 50 ~ 70KHz 1111: 30 ~ 50KHz	4'h3
3	Reserved	R/W	保留	1'b0
2:0	XOSC_ISET	R/W	晶振功耗设置	3'b011

4.32 Reg43 Address: 0x2B Default: 0x09

Bit	Name	Type	Description	Default
7:4	Reserved	R/W	保留	4'h0
3:2	DASL_HY	R/W	Data Slice 比较器迟滞电压设置： 00: 10mV 01: 20mV 10: 30mV 11: 40mV	2'b10

Bit	Name	Type	Description	Default
1:0	CH_LP	R/W	PGA 低功耗模式设置: 00: Max 11: Min	2'b01

4.33 Reg127 Address: 0x7F Default: 0x00

Bit	Name	Type	Description	Default
7:2	Reserved	R/W	保留	6'h00
1	START_L	R/W	开始监听模式	1'b0
0	START_LCT	R/W	开始 LC Tunning	1'b0

5 运行模式

5.1 工作模式

芯片在正常工作模式下，只有被使能并处于监听模式下的通道放大器和时钟发生器在运行，其它模块处于关闭状态。在监听模式下，如果监测到特定频率的载波信号，则开启 RSSI 测量，并把结果存储在相应的寄存器中。

5.1.1 标准监听模式

多通道持续运行，三个通道可独立配置使能，使能的通道会一直处于监听接收状态，如下图所示。

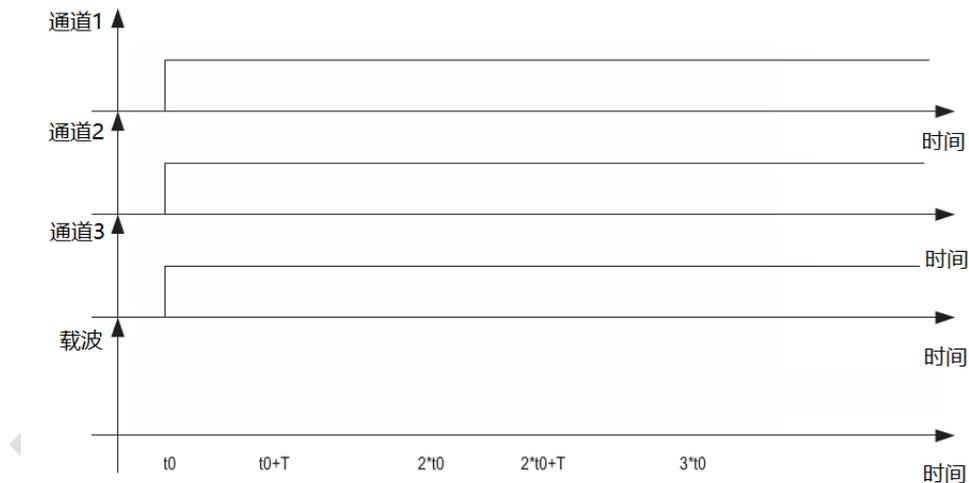


图 5-1：标准监听模式

5.1.2 轮询扫描模式

多通道轮询扫描运行，三个通道可独立配置使能，使能的通道会按照定义的时间窗口内运行扫描监听，时间窗口 T 默认值 1ms，可通过寄存器 (Reg15[3:2]) 配置。在每个时间窗口中只能有一个通道处于监听接收状态。当时间窗口结束时，当前使能的通道被关闭，下一个使能的通道将被开启，并以此类推。如下图所示。

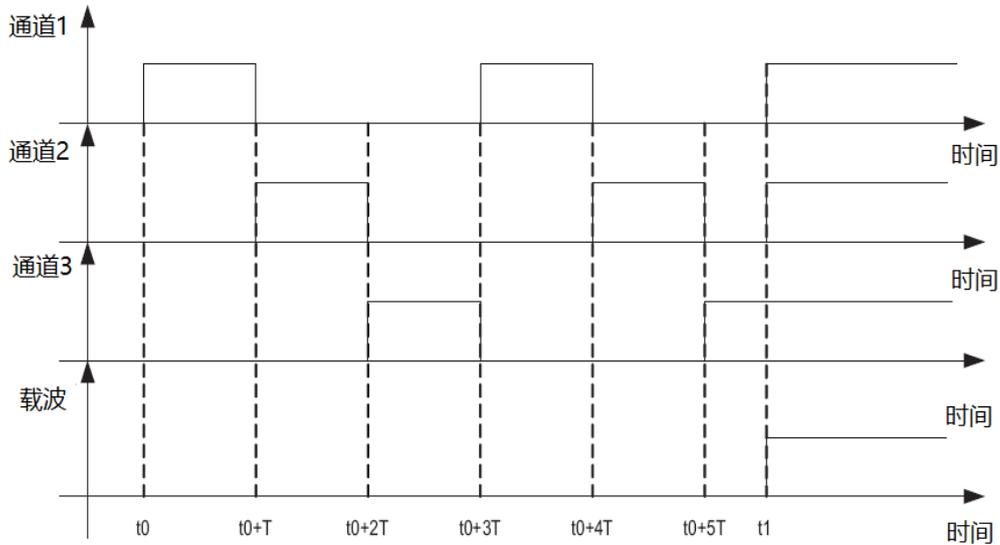


图 5-2: 轮询扫描模式

轮询扫描模式按照使能的通道一直循环进行切换监听接收状态，一旦任意通道检测到载波信号，所有使能的通道都会被同时激活，芯片将把 RSSI 值最强的通道接入后面的解调器。通过这种方式，可以用单通道的电流消耗进行多方向的检测，降低功耗的同时保证可靠监听。

5.1.3 间隙运行模式

多通道间歇运行，三个通道可独立配置能使，使能的通道会按照定义的时间窗口内，同时开启所有使能的通道，并在下一个时间段中同时关闭所有使能通道，如下图所示。

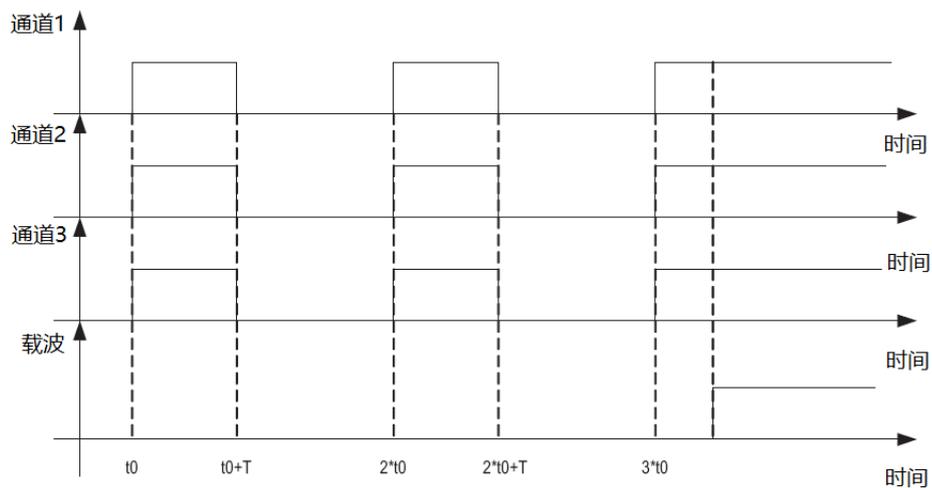


图 5-3: 间隙运行模式

间歇运行模式开启时间窗口 $T1$ 默认值为 1ms，可通过寄存器 (Reg15[3:2]) 配置。关闭时间窗口 $T2$ 默认值为 8ms，可通过寄存器 (Reg15[1:0]) 配置。

5.2 唤醒模式

UM2020 的唤醒协议支持载波检测、单模式检测和双模式检测三种模式。其中单模式检测和双模式检测又支持 16 位对码和 32 位对码两种模式。另外，每种检测模式都支持曼彻斯特编解码。

5.2.1 载波检测

载波检测是指关闭对码匹配模块（Reg00[2]=0），使芯片处于载波检测模式。在此模式下，芯片一旦检测到正确的载波频率，就给出唤醒信号，然后进入数据接收状态。芯片将接收到的数据和恢复出来的时钟分别从 DAT 和 CL_DAT 脚输出，同时把接收到的数据按字节存到数据寄存器中（最多保存 8 字节数据），如下图所示。

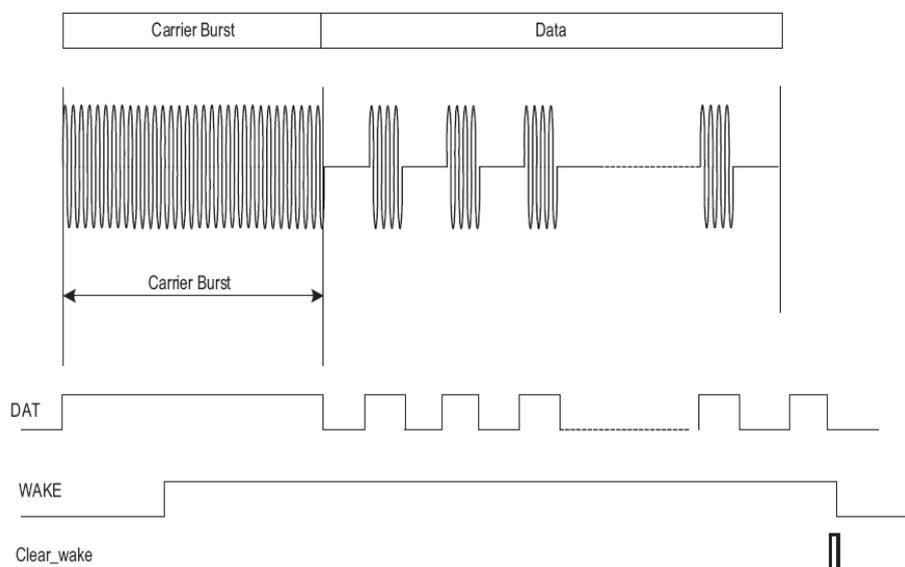


图 5-4：载波检测

载波检测在载波发射（Carrier Burst）期间完成。以芯片内部 32KHz 时钟为基准设定时间窗口，在时间窗口内，由计数器对接收到的载波信号进行计数，通过计数次数就可以判断接收到的载波频率是否在规定的范围之内。例如，在典型应用的载波频率下（128KHz），以 $4/32\text{KHz}=125\mu\text{s}$ 的时间窗口对载波进行计数，如果计数次数为 16 次，则频率刚好为 128KHz。通过寄存器 Reg16[7:6] 可以对频率检测的容差进行设置：Reg16[7:6] 的默认值为 2b'10，则可接收的频率范围是：112 ~ 144KHz。选择不同的载波频段，时间窗口也要做相应的调整，但计数次数基本维持在 16 次左右。

在载波发射期间，一旦频率检测成功，则通道放大器的 AGC 功能开启，并完成 RSSI 检测。为了保证芯片有足够的时间来完成频率检测、AGC 控制和 RSSI 检测等功能，载波发射期间的载波发射时间必须大于一个最小值。最小载波发射时间和所用的载波频段有关，载波频率越高，所需最小时间越短。不同频段的最小载波发射时间如下表所示：

表 5-1: 频段对应的载波周期

工作频段 (KHz)	最小载波发射时间
190 ~ 300	70 个载波周期
130 ~ 190	80 个载波周期
80 ~ 130	90 个载波周期
46 ~ 80	110 个载波周期
30 ~ 46	120 个载波周期

注：这个时间主要由接收电路决定，这里只是一个初步的估算值。如果芯片工作在扫描模式，所需的最小载波发射时间比正常的监听模式要长。在实际应用中，发射激励器可以根据接收端的需要灵活调整。

5.2.2 单模式检测

单模式检测是指在载波检测模式的基础上，增加对码匹配功能。在单检测模式中（上电默认状态，Reg00[2:1]=2b'10），对码只匹配一次。如果 32bit 扩展模式被使能（Reg02[2]=1），那么预存的 16 位对码（Reg17、Reg18）将被看作曼彻斯特码，即原始数据，发射端将发送 32 位的 NRZ 码。反之，如果 32bit 扩展模式不使能（Reg02[2]=0），那么预存的 16 位对码将被看作曼彻斯特编码后的数据，发射端只需发送 16 位的 NRZ 码。

- 曼彻斯特解码关闭（Reg00[0]=0），16bit 模式（Reg02[2]=0）

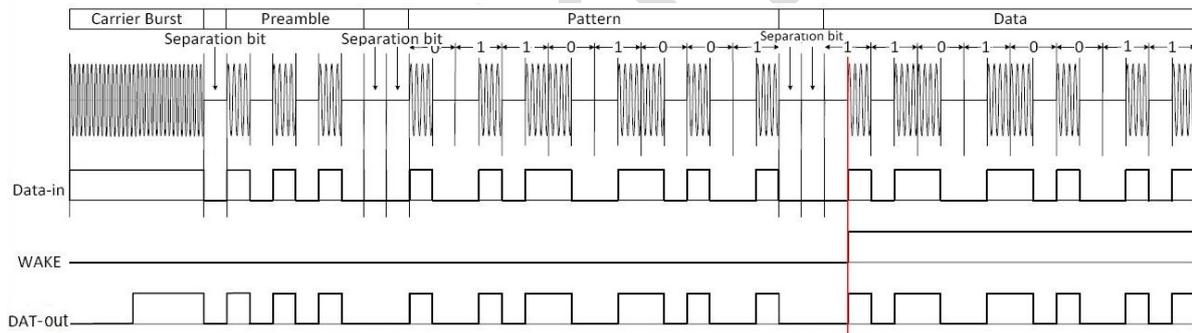


图 5-5: 曼彻斯特解码关闭, 16bit 模式

该模式中，载波发射（carrier burst）之后跟一个 NRZ bit 的低电平时间（Separation bit），然后是引导码（Preamble），两个 NRZ bit 的低电平时间（Separation bit）和对码（Pattern），再加两个 NRZ bit 的低电平时间（Separation bit），最后是数据。如图 5-5 所示，对码（Pattern）值是 1001011001101001。Reg18 值是 10010110，Reg17 值是 01101001，发射端需发送 16 位 NRZ 码。

- 曼彻斯特解码使能 (Reg00[0]=1) , 16bit 模式 (Reg02[2]=0)

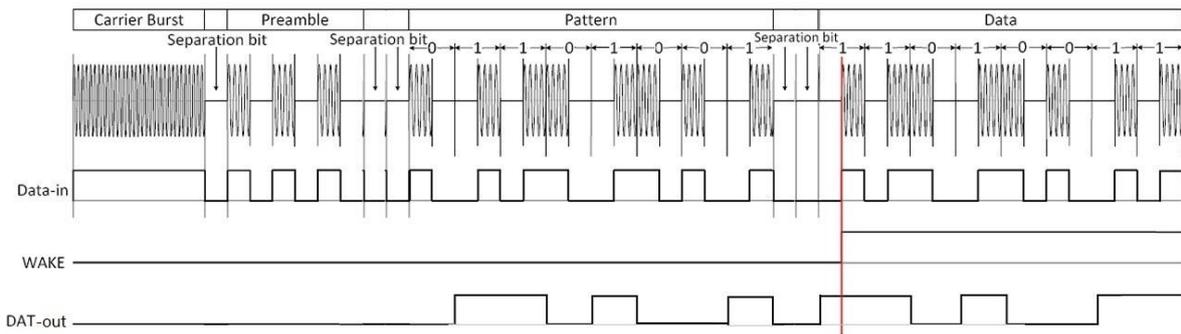


图 5-6: 曼彻斯特解码使能, 16bit 模式波形图

该模式中, 载波发射 (carrier burst) 之后跟一个 NRZ bit 的低电平时间 (Separation bit), 然后是引导码 (Preamble), 两个 NRZ bit 的低电平时间 (Separation bit) 和对码 (Pattern), 再加两个 NRZ bit 的低电平时间 (Separation bit), 最后是数据。如图 5-6 所示, 对码 (Pattern) 值是 1001011001101001。Reg18 值是 10010110, Reg17 值是 01101001, 其中, Reg17、Reg18 两个寄存器写入的值为曼彻斯特编码数据, 对应解码原始数据是 01101001, 发射端需发送 16 位 NRZ 码。

- 曼彻斯特解码关闭 (Reg00[0]=0) , 32bit 模式 (Reg02[2]=1)

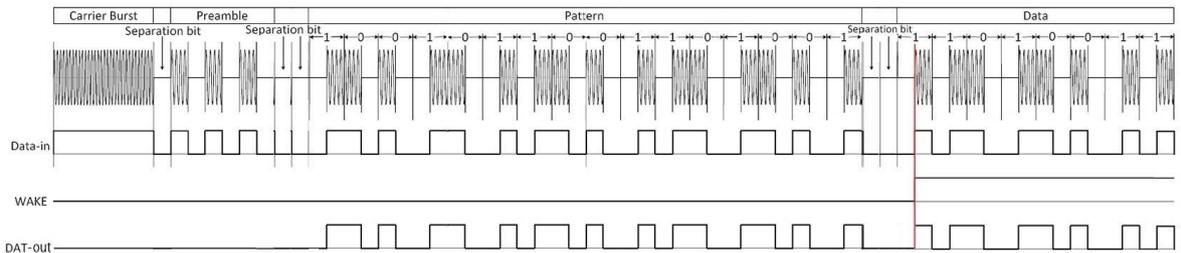


图 5-7: 曼彻斯特解码关闭, 32bit 模式

- 曼彻斯特解码使能 (Reg00[0]=1) , 32bit 模式 (Reg02[2]=1)

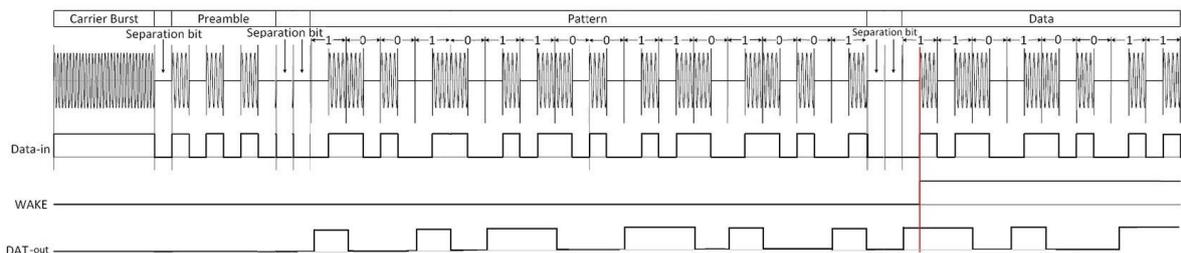


图 5-8: 曼彻斯特解码使能, 32bit 模式波形图

5.2.3 双模式检测

双模式检测是指在单模式检测的基础上再增加一次对码匹配功能, 启动双模式检测, 需要把寄存器 Reg00[1] 写为 1 (Reg00[2:1]=b'11)。在这种模式中, 对码会重复两次。在双模式检测条件下, 如果 16bit 模式被使能, 发射端需要连续发送 32bit 的 NRZ 码。如果 32bit 模式被使能, 那么发射端需要连续发送 64bit 的 NRZ 码。

- 曼彻斯特解码使能 (Reg00[0]=1)，16bit 模式 (Reg02[2]=0)

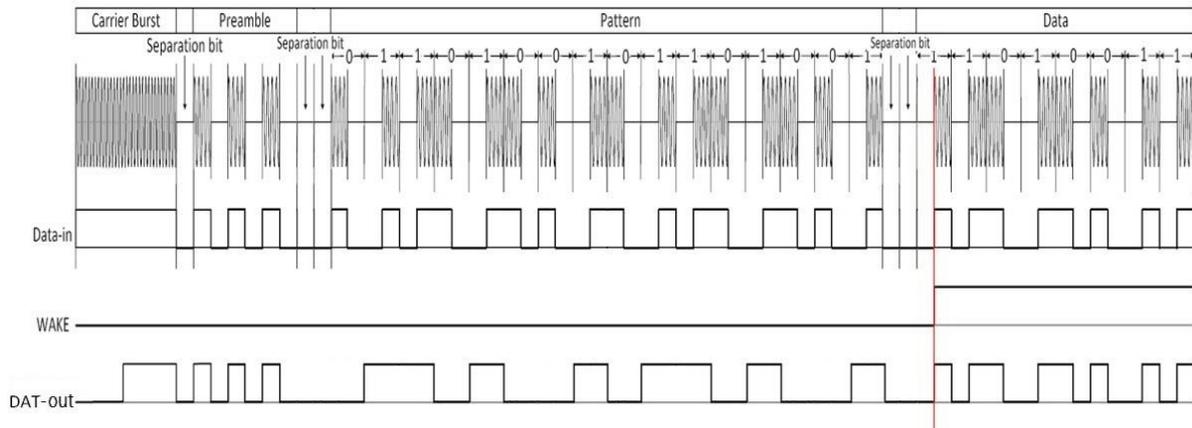


图 5-9: 双模式检测 16bit 模式波形图

- 曼彻斯特解码使能 (Reg00[0]=1)，32bit 模式 (Reg02[2]=1)

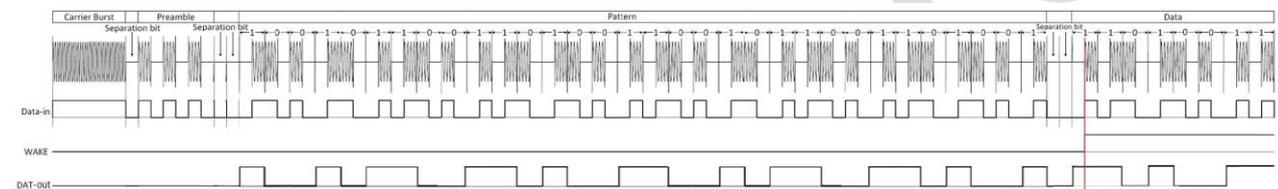


图 5-10: 双模式检测 32bit 模式波形图

5.3 对码匹配模块

为了防止芯片在噪声或干扰环境中唤醒 MCU，芯片内部的对码匹配模块对模拟解调器输出的数据和预设的对码值进行比对。在对码匹配使能的条件下，芯片检测到 LF（低频）载波之后，对码匹配模块开始搜索前导码，然后开始匹配对码值，在规定的时间内，接收到的数据和预设对码值进行匹配。如果对码匹配成功，则唤醒中断信号通过 WAKE 输出高电平，然后进入数据接收模式。如果对码匹配失败，则终止内部唤醒，重新进入监听模式。

如果对码匹配使能被禁用，芯片在检测到 LF 载波之后会直接唤醒并进入数据接收模式。

5.4 对码设置

UM2020 预存的对码长度固定为 16bits。如果工作在 16bit 模式 (Reg02[2]=0)，则对应的曼彻斯特码的长度为 8bit，共有 $2^8=256$ 种选择。如果工作在 32bit 模式 (Reg02[2]=1)，则对应的曼彻斯特码的长度为 16bit，共有 $2^{16}=65536$ 种选择。

对码匹配方式两种：一种是 16 位的曼彻斯特码和接收到的 16 位曼彻斯特编码数据进行匹配；另一种是 16 位未经编码的数据和接收到的 32 位曼彻斯特编码数据进行匹配。

- 单检测、16bit 模式下，发射端发送的对码为 16bits 的 NRZ 码
- 单检测、32bit 模式下，发射端发送的对码为 32bits 的 NRZ 码

- 双检测、16bit 模式下，发射端发送的对码为 32bits 的 NRZ 码
- 双检测、32bit 模式下，发射端发送的对码为 64bits 的 NRZ 码

5.5 数据接收

芯片成功唤醒之后，芯片就会进入数据接收模式，此时，芯片相当于一个普通的 ASK 接收机。接收到的数据会被存入缓冲寄存器中，最多可存储 8 个字节的数据。MCU 可以通过 SPI 或 I2C 读取接收到的数据，也可以在接收过程中通过 DATA/CL_DAT 管脚实时采集数据。

5.6 误触发计数

在对码匹配使能模式的情况下，芯片唤醒需要满足两个条件，第一个是载波检测成功，第二个是对码匹配成功。如果第一个条件满足而第二步失败，则被认为是误触发，说明周围环境存在很多噪声或干扰，这种情况下可以适当降低接收灵敏度来提高唤醒可靠性。因此，误触发计数器可以为检测周围环境的噪声水平提供判断依据，并根据环境的噪声水平动态调节芯片设置，以达到最佳的唤醒效果。

5.7 运行状态

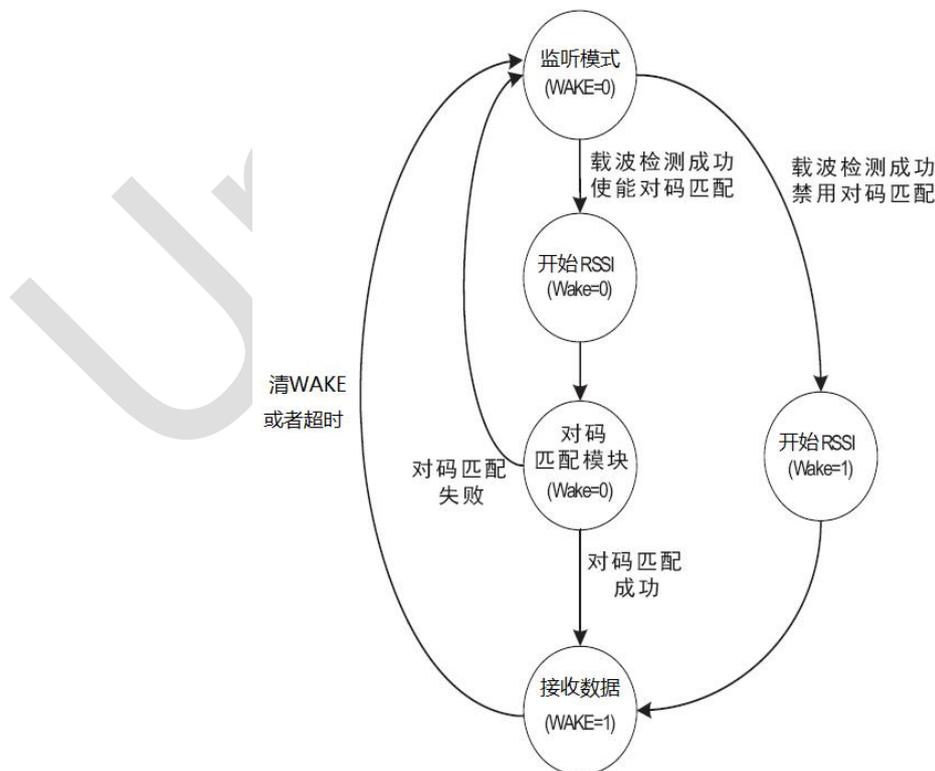


图 5-1：运行状态图

6 接口说明

6.1 SPI 接口

如图 6-1 所示，SPI 通信接口中含有 4 根信号：CS、SCL、SDI、SDO。

- CS 信号低电平有效。当 CS 为 1 时，接口不进行通信；当 CS 为 0 时，接口开始通信。
- SCL 为 SPI 接口通信的时钟信号，SCL 上升沿采样数据，下降沿发送数据。
- SDI 信号为主机发送过来的数据输入信号，其由读写标志（0：Read；1：Write）、地址字段和数据字段三部分组成。
- SDO 信号为从机输出信号，其在读操作时，数据从此信号线上传送。

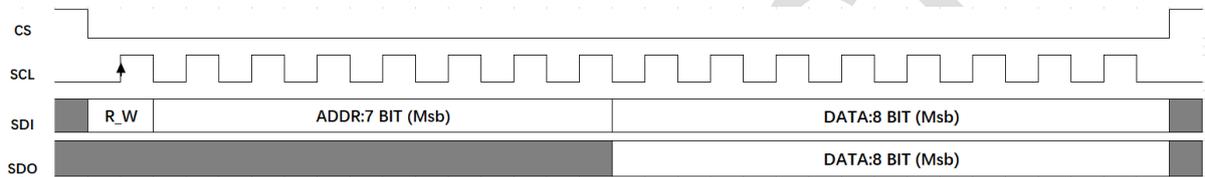


图 6-1：SPI 接口时序图

6.2 I2C 接口

I2C 模式使用 SCL、SDO 两个 IO 作为通信 IO，在 I2C 模式下，这两个 IO 均为开漏模式。如图 6-2 所示为 I2C 写操作帧格式，I2C START 操作后，跟随着 I2C Slave 的地址：0110010。I2C Slave 地址后跟随着读写标志，0 为写操作，1 为读操作。ACK 为 Slave 返回给 Master 的确认信号，0 为有效答复。ACK 后跟随着将要写入的寄存器地址、第二次 ACK 信号、将要写入寄存器的数据、第三次 ACK 信号及 STOP。

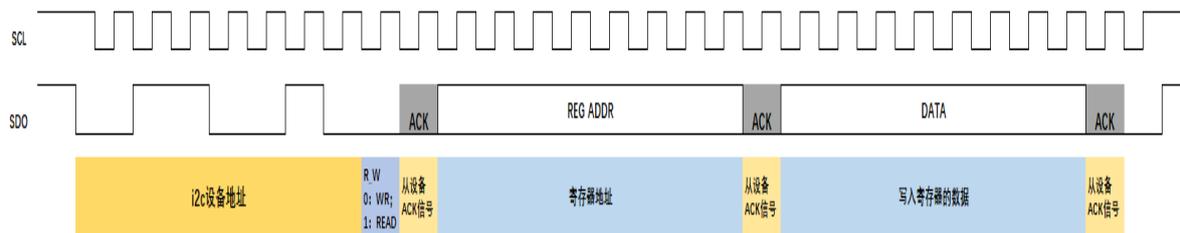


图 6-2：I2C 写操作时序图

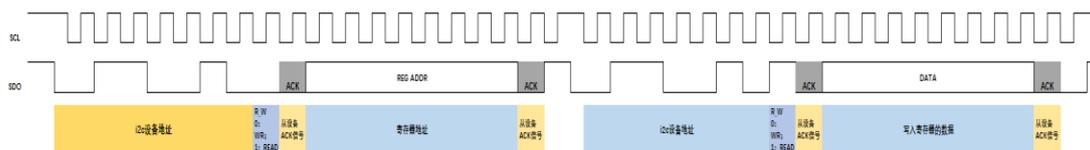


图 6-3: I2C 读操作时序图

7 参考原理图

7.1 QFN16

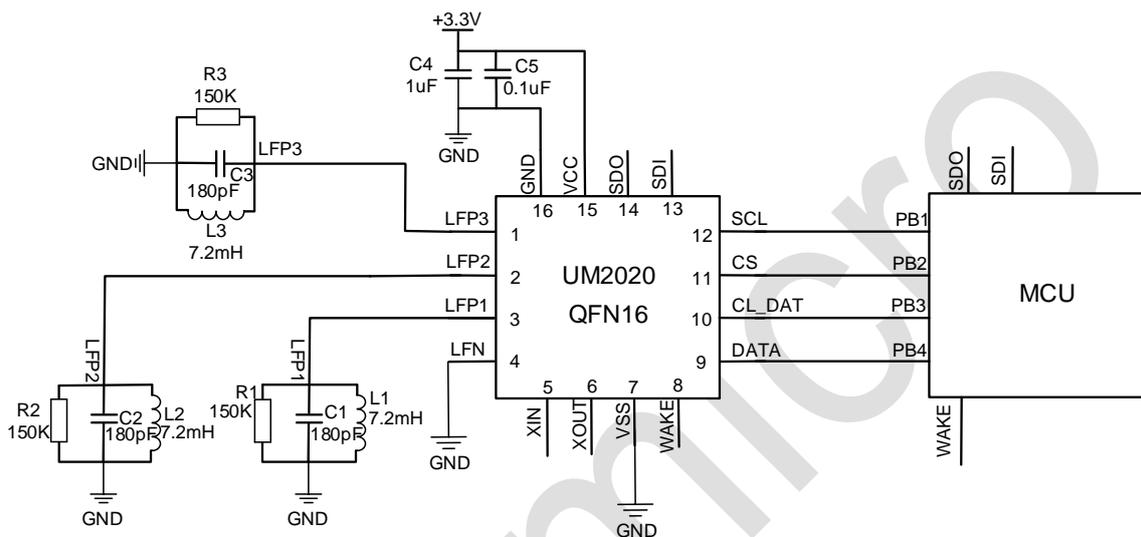


图 7-1: QFN16 参考原理图

7.2 TSSOP16

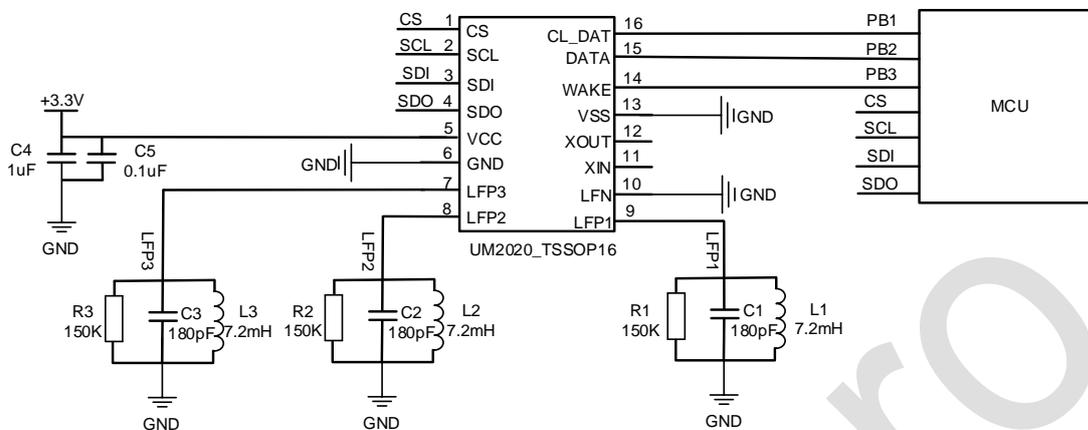


图 7-2: TSSOP16 参考原理图

8 封装尺寸

8.1 QFN16 (4*4mm)

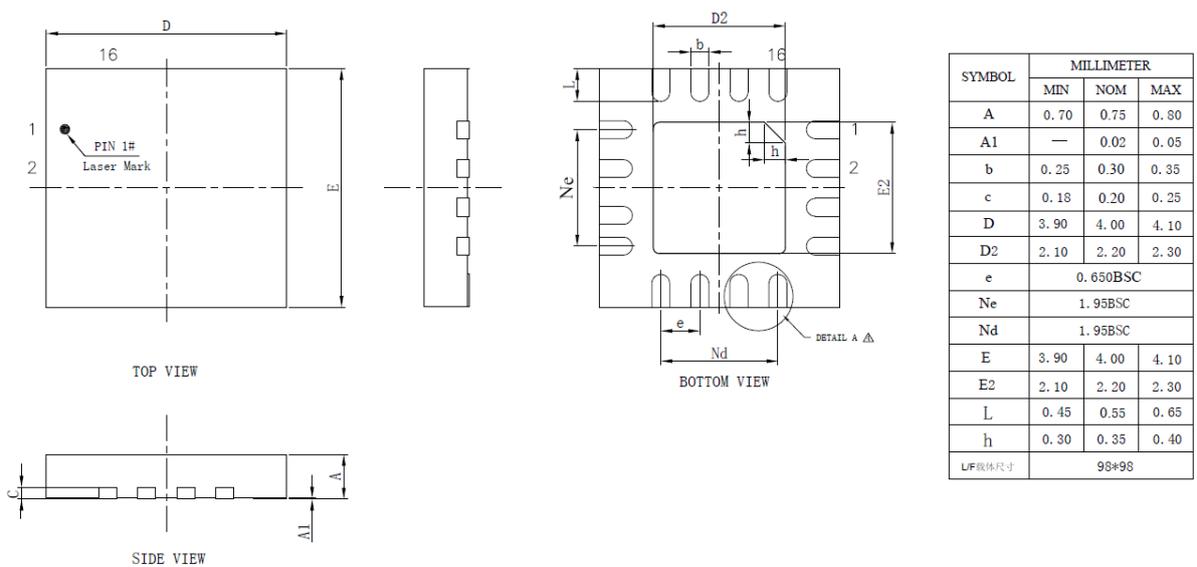


图 8-1: QFN16 封装图

8.2 TSSOP16 (5*4.4mm)

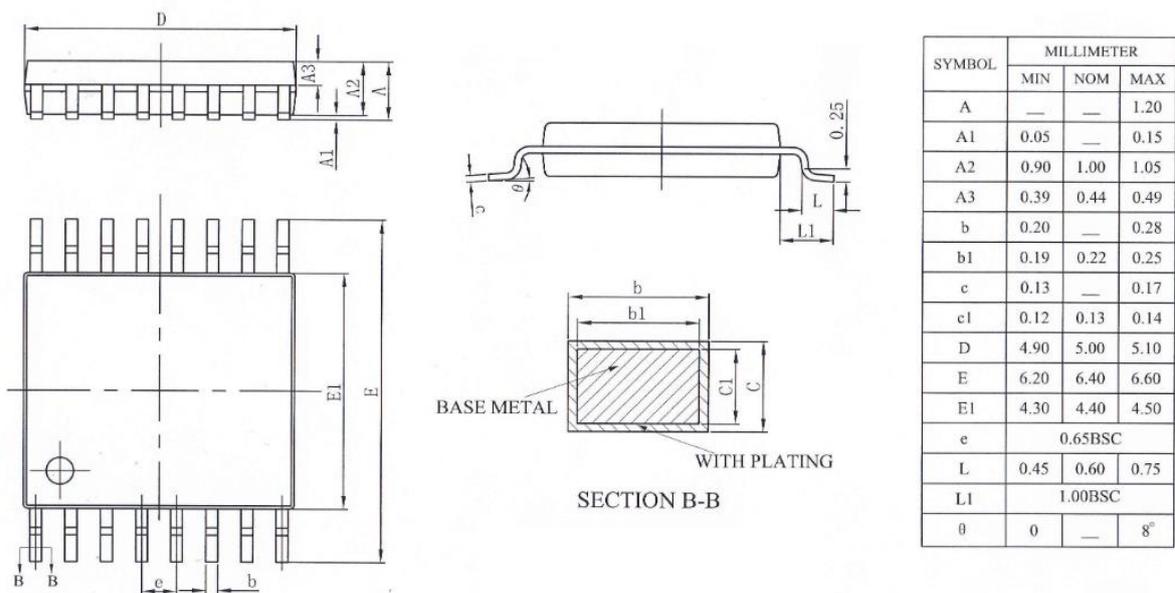


图 8-2: TSSOP16 封装图

9 版本维护

版本	日期	描述
V1.0	2021.08.03	初始版
V1.1	2022.05.27	更新 QFN16 封装尺寸图
V1.2	2023.11.02	更新寄存器描述； 新增 32bit 模式检测相关内容； 删除电气参数章节； 新增参考原理图。