

UM2005L 用户手册

版本：V1.0



广芯微电子（广州）股份有限公司

<http://www.unicmicro.com/>

条款协议

本文档的所有部分，其著作权归广芯微电子（广州）股份有限公司（以下简称广芯微电子）所有，未经广芯微电子授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，广芯微电子及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

1. 本文档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在设备设计中应用本文档中的电路、软件和相关信息，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失，广芯微电子不承担任何责任。
2. 在准备本文档所记载的信息的过程中，广芯微电子已尽量做到合理注意，但是，广芯微电子并不保证这些信息都是准确无误的。用户因本文档中所记载的信息的错误或遗漏而遭受的任何损失，广芯微电子不承担任何责任。
3. 对于因使用本文档中的广芯微电子产品或技术信息而造成的侵权行为或因此而侵犯第三方的专利、版权或其他知识产权的行为，广芯微电子不承担任何责任。本文档所记载的内容不应视为对广芯微电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 使用本文档中记载的广芯微电子产品时，应在广芯微电子指定的范围内，特别是在最大额定值、电源工作电压范围、热辐射特性、安装条件以及其他产品特性的范围内使用。对于在上述指定范围之外使用广芯微电子产品而产生的故障或损失，广芯微电子不承担任何责任。
5. 虽然广芯微电子一直致力于提高广芯微电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，广芯微电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当广芯微电子产品在发生故障而造成火灾时导致人身事故、伤害或损害的事故。例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或其他适当的措施等。

版本修订

版本	日期	描述
V1.0	2023.03.01	初始版

目录

1	系统概述	1
1.1	典型应用	1
1.2	主要特性	1
2	功能框图	3
3	封装及引脚定义	4
3.1	封装管脚分布	4
3.2	引脚功能描述	4
4	寄存器定义	5
4.1	Reg04 (地址: 0x04 优化值: 0x0F)	5
4.2	Reg05 (地址: 0x05 优化值: 0x80)	5
4.3	Reg07 (地址: 0x07 优化值: 0x1F)	5
4.4	Reg08 (地址: 0x08 优化值: 0x35)	5
4.5	Reg09 (地址: 0x09 优化值: 0xC0)	6
4.6	Reg0B (地址: 0x0B 优化值: 0x00)	6
4.7	Reg0F (地址: 0x0F 优化值: 0x00)	6
4.8	Reg10 (地址: 0x10 优化值: 0x04)	7
4.9	Reg11 (地址: 0x11 优化值: 0x02)	7
4.10	Reg12 (地址: 0x12 优化值: 0x00)	8
4.11	Reg13 (地址: 0x13 优化值: 0x00)	8
4.12	Reg14 (地址: 0x14 优化值: 0x00)	8
4.13	Reg15 (地址: 0x15 优化值: 0x40)	8
4.14	Reg16 (地址: 0x16 优化值: 0x00)	8
4.15	Reg17 (地址: 0x17 优化值: 0x00)	9
4.16	Reg18 (地址: 0x18 优化值: 0x00)	9
4.17	Reg19 (地址: 0x19 优化值: 0x00)	9
4.18	Reg1B (地址: 0x1B 优化值: 0x52)	9
4.19	Reg1E (地址: 0x1E 优化值: 0x9B)	9
4.20	Reg1F (地址: 0x1F 优化值: 0x14)	10
4.21	Reg20 (地址: 0x20 优化值: 0x00)	10
4.22	Reg21 (地址: 0x21 优化值: 0x00)	10
4.23	Reg22 (地址: 0x22 优化值: 0x00)	11
4.24	Reg23 (地址: 0x23 优化值: 0x00)	11
4.25	Reg24 (地址: 0x24 优化值: 0x00)	11
4.26	Reg25 (地址: 0x25 优化值: 0x1F)	11
4.27	Reg26 (地址: 0x26 优化值: 0x08)	11
4.28	Reg27 (地址: 0x27 优化值: 0x3F)	11
4.29	Reg28 (地址: 0x28 优化值: 0x08)	12
4.30	Reg29 (地址: 0x29 优化值: 0x01)	12
4.31	Reg2A (地址: 0x2A 优化值: 0x00)	12
4.32	Reg2B (地址: 0x2B 优化值: 0x00)	12
4.33	Reg2C (地址: 0x2C 优化值: 0x00)	12
4.34	Reg2D (地址: 0x2D 优化值: 0x01)	13
4.35	Reg2E (地址: 0x2E 优化值: 0x07)	13
4.36	Reg2F (地址: 0x2F 优化值: 0x53)	13
4.37	Reg30 (地址: 0x30 优化值: 0x00)	13
4.38	Reg32 (地址: 0x32 优化值: 0x00)	13
4.39	Reg36 (地址: 0x36 优化值: 0x00)	14

4.40	Reg3F (地址: 0x3F 优化值: 0x00)	14
4.41	Reg3F (地址: 0x3F 优化值: 0x00)	14
4.42	Reg44 (地址: 0x44 优化值: 0x0C)	14
5	功能描述	15
5.1	OTP	15
5.2	编码	16
5.3	按键功能	16
5.3.1	普通模式	16
5.3.2	扫描模式	18
5.4	LED	18
5.5	低电压检测 (LBD)	19
5.6	自动跳频	19
5.7	功率放大器	20
5.8	频率综合器	20
6	芯片运行	21
6.1	TWI 接口	21
6.2	运行状态	22
7	数据包(Packet)	23
7.1	数据直通	23
7.2	数据包模式	24
7.2.1	Preamble	24
7.2.2	Head/sync	25
7.2.3	ID/ADDR	25
7.2.4	Key Value	25
7.2.5	LBD Status	26
7.2.6	Stop bit	26
7.3	数据包发射模式	27
7.3.1	分组发射模式	27
7.3.2	固定长包模式	27
7.3.3	超时退出模式	27
8	应用参考	29
8.1	普通按键模式	29
8.2	按键扫描模式	29
8.3	天线匹配参考参数	30
9	电气参数	31
9.1	绝对最大额定值	31
9.2	主要电气特性	31
9.2.1	通用工作条件	31
9.2.2	功耗	32
9.2.3	发射特性	32
9.2.4	晶体振荡器	33
10	封装尺寸	34
10.1	ESOP8 (4.9*3.9mm)	34

表目录

表 3-1: 引脚功能说明	4
表 5-1: OTP 相关寄存器列表	15
表 5-2: 编码相关寄存器列表	16
表 5-3: 按键功能相关寄存器列表	16
表 5-4: 普通模式相关寄存器列表	17
表 5-5: Matrix 模式, 按键与寄存器对应关系表	17
表 5-6: Matrix 模式, 按键相关寄存器列表	17
表 5-7: 扫描模式相关寄存器列表	18
表 5-8: LED 相关寄存器列表	19
表 5-9: LBD 相关寄存器描述	19
表 5-10: 自动跳频相关寄存器列表	19
表 5-11: 频率综合器相关寄存器列表	20
表 7-1: 数据直通相关寄存器列表	23
表 7-2: Preamble 相关寄存器列表	24
表 7-3: Head/sync 相关寄存器列表	25
表 7-4: ID/ADDR 相关寄存器列表	25
表 7-5: Key Value 相关寄存器列表	25
表 7-6: LBD Status 相关寄存器列表	26
表 7-7: Stop bit 相关寄存器列表	26
表 7-8: 分组发射模式相关寄存器列表	27
表 7-9: 固定长包模式相关寄存器列表	27
表 7-10: 超时退出模式相关寄存器列表	28
表 8-1: 天线匹配参数表	30
表 9-1: 芯片绝对最大额定值	31
表 9-2: 通用工作条件	31
表 9-3: 功耗表	32
表 9-4: 发射特性	32
表 9-5: 晶体振荡器特性	33

图目录

图 2-1: 功能框图.....	3
图 3-1: ESOP8 封装管脚分布图.....	4
图 5-1: 普通模式引脚示意图.....	17
图 5-2: 扫描原理图.....	18
图 6-1: TWI 接口时序图.....	21
图 6-2: 芯片运行状态图.....	22
图 7-1: 数据直通时序图.....	23
图 7-2: 包格式结构图.....	24
图 8-1: 普通按键模式应用原理图.....	29
图 8-2: 按键扫描模式应用原理图.....	29
图 10-1: ESOP8 封装尺寸图.....	34

1 系统概述

UM2005L 是一款工作于 200 ~ 960MHz 频段的单片集成、高性能、可独立运行的(G)FSK/OOK 发射器。内部集成的 OTP 方便用户对各种射频参数以及特色功能进行编程。该芯片以其高集成度和低功耗的设计，特别适用于低成本，低功耗，电池驱动的无线发射应用。

UM2005L 的工作载波频率是由一个低噪声小数分频频率综合器产生，频率精度可以达到 198Hz。内部集成的 VCO 自动校准机制可以保证不同工作频点的快速切换。

1.1 典型应用

- 工业传感和工业控制
- 红外发射器替代
- 无线照明控制系统
- 远程控制，无线玩具
- 遥控门禁系统（RKE）
- 智能家居
- 无线报警和安全系统

1.2 主要特性

- 功能特点
 - 内建 OTP，所有功能可编程
 - 频率范围：200 ~ 960MHz
 - 调制方式：(G)FSK, OOK
 - 数据率：
 - ✓ 0.1~ 500kbps (GFSK/FSK)
 - ✓ 0.5 ~ 40kbps (OOK)
 - (G)FSK 频偏：1 ~ 250KHz
 - 输出功率：-20 ~ +18dBm
 - 支持 1527、2262 编码格式及自定义编码格式
 - 低电压检测和发射 LED 指示
 - 支持最高 2 个独立按键，3 个扫描按键

- 支持自动跳频
- 支持数据直通和数据包
- 支持 PA Ramping 功能
- 符合 FCC/ETSI 标准, 符合 RoHS 标准
- **发射电流($F_{RF}=433.92\text{MHz}$)**
 - 12mA @ +6dBm (OOK)
 - 17mA @ +13dBm (OOK)
 - 37mA @ +18dBm (OOK)
 - 17mA @ +6dBm (GFSK/FSK)
 - 29mA @ +13dBm (GFSK/FSK)
 - 64mA @ +18dBm (GFSK/FSK)
- **相位噪声 ($F_{RF}=433.92\text{MHz}$, +13dBm)**
 - -84dBc/Hz @ 100KHz
 - -105dBc/Hz @ 600KHz
 - -117dBc/Hz @ 1.2MHz
- **休眠电流**
 - 独立按键模式: 10nA
 - 扫描按键模式: 1.2 μ A
- **接口**
 - TWI 接口, 用于 MCU 控制和 OTP 编程
- **电气参数**
 - 工作电压: 1.9 ~ 3.6V
 - 工作温度: -40 ~ 105 $^{\circ}$ C
 - 静电防护: $\pm 2\text{KV}$ (HBM)
 - Latchup: 200mA
- **开发支持**
 - SDK: 软件、文档、工具、参考设计
 - EVB 硬件开发板

2 功能框图

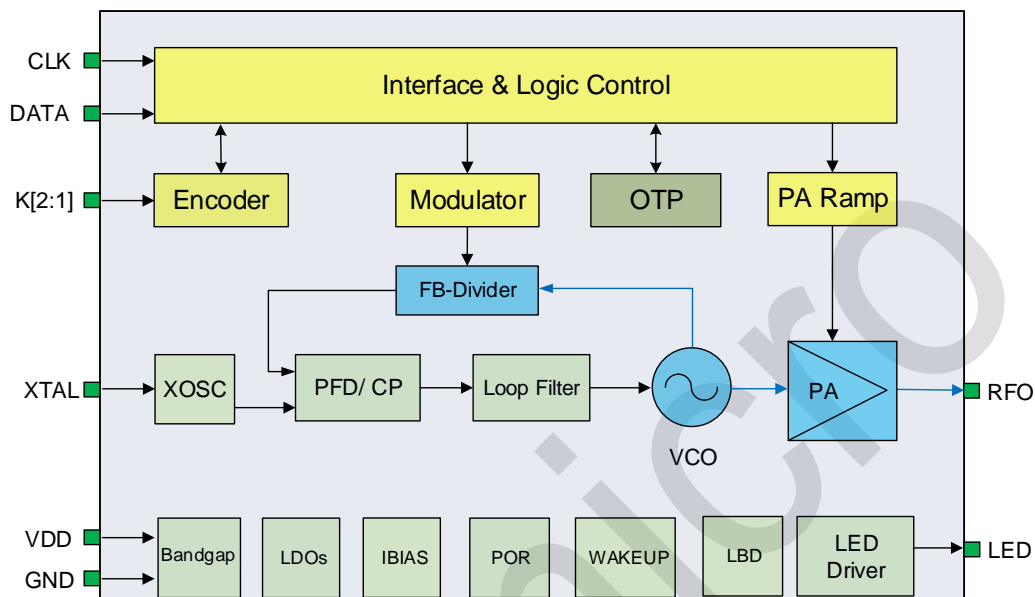


图 2-1：功能框图

3 封装及引脚定义

3.1 封装管脚分布

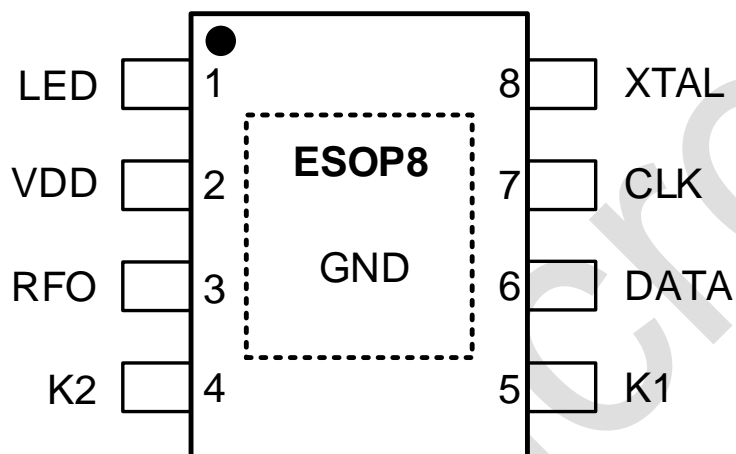


图 3-1: ESOP8 封装管脚分布图

3.2 引脚功能描述

表 3-1: 引脚功能说明

引脚编号	管脚名称	IO Type	功能描述
0	GND	G	地
1	LED	DO	LED 驱动, 开漏输出
2	VDD	P	1.9 ~3.6V 电源电压输入
3	RFO	RFO	射频输出
4	K2	DI	按键 2
5	K1	DI	按键 1
6	DATA	DIO	数据输入输出端口
7	CLK	DI	时钟输入
8	XTAL	AI	晶振输入

说明: RF-射频信号; A-模拟信号; D-数字信号; I-Input; O-Output; G-Ground; P-Power。

4 寄存器定义

4.1 Reg04（地址：0x04 优化值：0x0F）

Bit	Name	Type	Description	Default
7:0	preamble_byte_len	R/W	Preamble 长度	8'h0F

4.2 Reg05（地址：0x05 优化值：0x80）

Bit	Name	Type	Description	Default
7:4	Reserved	-	-	4'h8
3:0	lbd_volt	R/W	LBD 电压设置： 0000: 2.0V 0001: 2.1V 1011: 3.1V(max)	4'h0

4.3 Reg07（地址：0x07 优化值：0x1F）

Bit	Name	Type	Description	Default
7:5	Reserved	-	-	3'b000
4:0	pa_gainf	R/W	PA 输出功率控制字 1： 00000: 最小 11111: 最大	5'h1F

4.4 Reg08（地址：0x08 优化值：0x35）

Bit	Name	Type	Description	Default
7	Reserved	-	-	1'b0
6:4	vb_pdrv	R/W	PA 驱动级偏置电压： 000: Min 111: Max	3'b011
3:0	pa_gainc	R/W	PA GAIN 配置： 0000: 最小 1111: 最大	4'h5

4.5 Reg09（地址：0x09 优化值：0xC0）

Bit	Name	Type	Description	Default
7:6	starup_wait_time	R/W	唤醒等待稳定时间： 00: 0ms 01: 5ms 10: 10ms 11: 15ms	2'b11
5:0	Reserved	-	-	6'h0

4.6 Reg0B（地址：0x0B 优化值：0x00）

Bit	Name	Type	Description	Default
7	lbd_en	R/W	数据包模式含有 LBD 状态： 0: 不包含 1: 包含	1'b0
6	txgap_paoff	R/W	数据包模式发送间隔是否关闭 PA： 0: 不关闭 1: 关闭	1'b0
5	pacomp_en	R/W	扫描供电电压值，自动补偿 PA 功率： 0: disable 1: enable	1'b0
4	ldb_data_mode	R/W	Reg0B[7]=1 时，LBD 数据选择： 0: 1 个 bit LBD 状态 1: 4 个 bit 电压值	1'b0
3:0	Reserved	-	-	4'h0

4.7 Reg0F（地址：0x0F 优化值：0x00）

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b00
5	led_gpio_level	R/W	控制 LED 输出电平： 0: low 1: high	1'b0
4	led_en	R/W	LED 功能使能： 0: disable 1: enable	1'b0
3:2	led_o_sel	R/W	LED 报警时选择闪烁频率： 00: 80ms 01: 40ms 10: 20ms 11: 常亮	2'b00

Bit	Name	Type	Description	Default
1:0	led_cur_sel	R/W	LED 电流选择: 00: 5mA 01: 10mA 10: 15mA 11: 20mA	2'b00

4.8 Reg10 (地址: 0x10 优化值: 0x04)

Bit	Name	Type	Description	Default
7:3	Reserved	-	-	5'h0
2	sel_gau_o	R/W	GFSK 模式时, 高斯输出: 0: FSK 1: GFSK	1'b1
1	cw_mode	R/W	载波模式输出: 0: disable 1: enable	1'b0
0	ook_en	R/W	调制模式选择: 0: FSK 1: OOK	1'b0

4.9 Reg11 (地址: 0x11 优化值: 0x02)

Bit	Name	Type	Description	Default
7:5	direct_stop_max	R/W	连续 symbols 进入睡眠: 000: 64 symbols 001: 128 symbols 111: 512 symbols	3'b000
4	direct_mode	R/W	直通模式选择, 选择从 KEY 的输入作为数据 直接调制射频输出: 0: 编码模式 1: 直通模式	1'b0
3	direct_sleep_sel	R/W	直通模式时, 选择进入 sleep 状态的方式: 0: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平时, 进入 sleep 1: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平后, 再等待高电平进入 sleep	1'b0
2:1	Reserved	-	-	2'b01
0	wake_edge_sel	R/W	唤醒电路边沿选择: 0: 下降沿 1: 上升沿或下降沿	1'b0

4.10 Reg12 (地址: 0x12 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[7:0]	R/W	rf_ch_freq[29:0]信道频率分频比设置, 低 22 位为小数部分。 rf_ch_freq= rf_freq/ref_freq (保留 22 位小数)。 rf_freq 为信道频率, ref_freq 为晶振参考频率。	8'h00

4.11 Reg13 (地址: 0x13 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[15:8]	R/W	参考 Reg12 描述	8'h00

4.12 Reg14 (地址: 0x14 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[23:16]	R/W	参考 Reg12 描述	8'h00

4.13 Reg15 (地址: 0x15 优化值: 0x40)

Bit	Name	Type	Description	Default
7:6	lo_div	R/W	PLL LO 分频模式设置: 00: 800MHz~1GHz 频段 01: 400MHz~500MHz 频段 10: 267MHz~350MHz 频段 11: 200MHz~250MHz 频段	2'b01
5:0	rf_ch_freq[29:24]	R/W	参考 Reg12 描述	6'h00

4.14 Reg16 (地址: 0x16 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	ch_step[7:0]	R/W	信道频率 STEP 的分频比设置 ch_step[15:0]: step=step_freq/ref_freq (保留 20 位小数, 取低 16 位作为 ch_step 的配置) step_freq 为信道 step 的频率, ref_freq 为参考频率	8'h00

4.15 Reg17 (地址: 0x17 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	ch_step[15:8]	R/W	参考 Reg16 描述	8'h00

4.16 Reg18 (地址: 0x18 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	dev_set[7:0]	R/W	(G)FSK 模式时调制频偏的分频比设置 dev_set[15:0]: dev_set=dev_freq/ref_freq (保留 20 位小数, 取低 16 位作为 dev_set 的配置)。 dev_freq 为调制频偏的频率, ref_freq 为参 考频率	8'h00

4.17 Reg19 (地址: 0x19 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	dev_set[15:8]	R/W	参考 Reg18 描述	8'h00

4.18 Reg1B (地址: 0x1B 优化值: 0x52)

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b01
5	freq_hop_en	R/W	跳频使能, 必须 tx_cyc_num 不为 0 时才有效	1'b0
4:2	hop_num	R/W	跳频时频道数量	3'b100
1:0	Reserved	-	-	2'b10

4.19 Reg1E (地址: 0x1E 优化值: 0x9B)

Bit	Name	Type	Description	Default
7	key_inv	R/W	按键输入取反: 0: 取反 1: 不取反	1'b1
6	key_scan_mode	R/W	按键模式: 0: 普通模式 1: 扫描模式	1'b0

Bit	Name	Type	Description	Default
5:4	scan_wait	R/W	按键扫描模式扫描等待时间： 00: 2us 01: 4us 10: 8us 11: 16us	2'b01
3	keyval_en	R/W	发射的数据包含键值： 0: 不包括 1: 包括	1'b1
2:0	keyval_num	R/W	发射的键值数据宽度： 000: 1bit 001: 2bit 111: 8bit	3'b011

4.20 Reg1F (地址: 0x1F 优化值: 0x14)

Bit	Name	Type	Description	Default
7:2	Reserved	R/W	-	6'h14
1	data_inv	R/W	Button 映射后的数据是否按 bit 翻转： 0: 不取反 1: 取反	1'b0
0	keydata_flush	R/W	0: 仅扫描一次按键 1: 在使能分组发射时，每次发射新的组时重新扫描按键	1'b0

4.21 Reg20 (地址: 0x20 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	tx_cyc_num	R/W	分组发射： 0: 不分组。每次发射包数量由 pkt_num 定义，可以理解为一组 其它: 分组数量为 tx_cyc_num+1 组	8'h00

4.22 Reg21 (地址: 0x21 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	code_addr[7:0]	R/W	数据帧的地址域，最低位先发送	8'h00

4.23 Reg22 (地址: 0x22 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	code_addr[15:8]	R/W	数据帧的地址域, 最低位先发送	8'h00

4.24 Reg23 (地址: 0x23 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	code_addr[23:16]	R/W	数据帧的地址域, 最低位先发送	8'h00

4.25 Reg24 (地址: 0x24 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	code_addr[31:24]	R/W	数据帧的地址域, 最低位先发送	8'h00

4.26 Reg25 (地址: 0x25 优化值: 0x1F)

Bit	Name	Type	Description	Default
7:5	sumpkt_num	R/W	在发射非固定包数量模式时, 最大发包数量, 超出会进入 sleep: 000: 0 关闭功能, 不会睡眠 001: 8s 111: 56s	3'b000
4:0	addr_len	R/W	发射地址比特数量	5'h1F

4.27 Reg26 (地址: 0x26 优化值: 0x08)

Bit	Name	Type	Description	Default
7:0	pkt_interval	R/W	包和包之间的等待间隔 (采用时序逻辑间隔最低 2symbol)	8'h08

4.28 Reg27 (地址: 0x27 优化值: 0x3F)

Bit	Name	Type	Description	Default
7	Reserved	-	-	1'b0

Bit	Name	Type	Description	Default
6	pkt_num_per_p	R/W	数据包模式下，按键发射选择 0: 一直按一直发，并保证最低 pkt_num 个包 1: 每次不管按多长时间键盘就发配置的包数 pkt_num	1'b0
5	sync_en	R/W	sync 数据段使能: 0: disable 1: enable	1'b1
4:0	sync_len	R/W	sync 数据长度(bit), 有效 n+1	5'h1F

4.29 Reg28 (地址: 0x28 优化值: 0x08)

Bit	Name	Type	Description	Default
7:0	pkt_num[7:0]	R/W	按键一次发送的固定包个数, 最大 256 个包	8'h08

4.30 Reg29 (地址: 0x29 优化值: 0x01)

Bit	Name	Type	Description	Default
7:0	sync_data[7:0]	R/W	sync 数据, 最低位开始发送	8'h01

4.31 Reg2A (地址: 0x2A 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	sync_data[15:8]	R/W	sync 数据, 最低位开始发送	8'h00

4.32 Reg2B (地址: 0x2B 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	sync_data[23:16]	R/W	sync 数据, 最低位开始发送	8'h00

4.33 Reg2C (地址: 0x2C 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	sync_data[31:24]	R/W	sync 数据, 最低位开始发送	8'h00

4.34 Reg2D (地址: 0x2D 优化值: 0x01)

Bit	Name	Type	Description	Default
7:0	symb_bit0	R/W	数据 0 编码	8'h01

4.35 Reg2E (地址: 0x2E 优化值: 0x07)

Bit	Name	Type	Description	Default
7:0	symb_bit1	R/W	数据 1 编码	8'h07

4.36 Reg2F (地址: 0x2F 优化值: 0x53)

Bit	Name	Type	Description	Default
7:6	preamble_data	R/W	preamble 数据: 01: 0x55 10: 0xAA	2'b01
5	preamble_mode	R/W	preamble 模式: 0: 每包发一个 Preamble 1: 每组发一个 Preamble	1'b0
4	preamble_en	R/W	preamble 数据使能: 0: disable 1: enable	1'b1
3	stop_bit_en	R/W	停止位使能, 停止位数据配置同 sync: 0: disable 1: enable	1'b0
2:0	symb_bit_len	R/W	数据 0、1 的编码长度, n+1	3'b011

4.37 Reg30 (地址: 0x30 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	key_value1	R/W	按键值配置	8'h00

4.38 Reg32 (地址: 0x32 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	key_value2	R/W	按键值配置	8'h00

4.39 Reg36 (地址: 0x36 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	key_value3	R/W	按键值配置	8'h00

4.40 Reg3F (地址: 0x3F 优化值: 0x00)

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b00
5	prog_done	R	OTP 编程完成标志位	1'b0
4	read_done	R	OTP 读入到寄存器完成标志位	1'b0
3:0	Reserved	R	-	4'h0

4.41 Reg3F (地址: 0x3F 优化值: 0x00)

Bit	Name	Type	Description	Default
7	debug_reg_en	R/W	写'1'后, 寄存器地址翻页	1'b0
6	otp_program	W	在 TWI 接口使能后, 写该位'1', 请求把所有寄存器数据烧写到 OTP, 完成后该位自动清 0	1'b0
5	otp_read	W	在 TWI 接口使能后, 写该位'1'后, 请求从 OTP 读取数据到寄存器, 完成后该位自动清 0	1'b0
4	tx_cmd	W	在 TWI 接口使能后, 写该位'1'使能一次发射数据包	1'b0
3	Reserved	W	-	1'b0
2	dig_rst	W	写'1'复位整个数字模块	1'b0
1	twi_off	W	写'1'关闭 TWI 接口	1'b0
0	twi_rst	W	写'1'复位 TWI 接口模块	1'b0

4.42 Reg44 (地址: 0x44 优化值: 0x0C)

Bit	Name	Type	Description	Default
7:4	Reserved	-	-	4'h0
3:0	lbd_data	R	电压值	4'hC

5 功能描述

5.1 OTP

One Time Programmable 简称 OTP，一次性编程。芯片内置 63 字节 OTP，用于保存寄存器值。芯片唤醒后 OTP 接口模块产生读时序自动从 OTP 读出数据到寄存器组。芯片唤醒流程如下图所示：

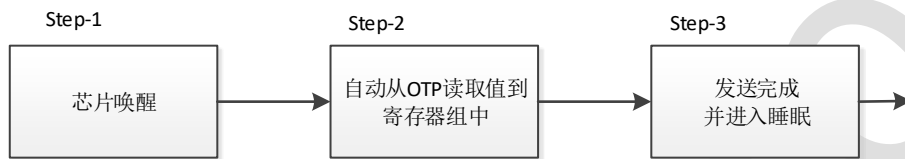


图 5-1：芯片唤醒流程

OTP 中的数据在 TWI 模式期间进行烧录，TWI 接口可发出 OTP 的读写命令，将寄存器中的数据写到 OTP，也可以从 OTP 中读取数据输出到寄存器，烧录过程如下图所示：

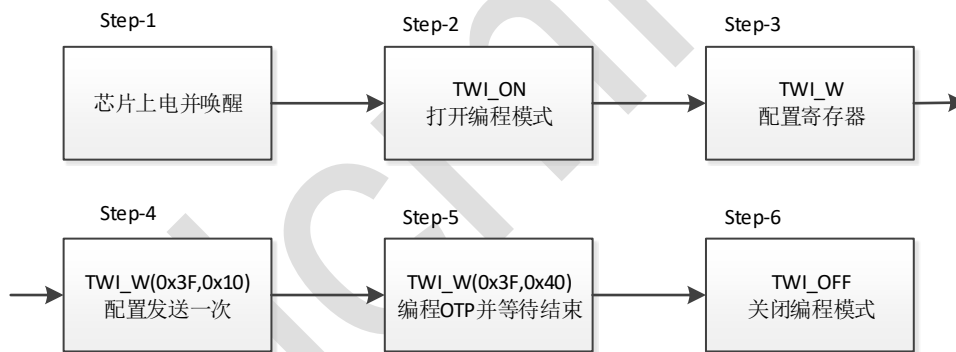


图 5-2：配置 OTP 流程

- TWI_W(0x3F,0x20)为发送 OTP 读命令，芯片会从 OTP 中读取数据写入到寄存器中，大概持续时间为 135μs 左右。
- TWI_W(0x3F,0x40)为发送 OTP 编程命令，芯片按地址逐 bit 进行编程 OTP，单个 bit 的编程时间约为 320μs，则最大编程时间约为 63*8*320μs。
- 可以通过 TWI_R(0x3F)读取 Reg3F，可判定 OTP 读和编程是否结束，bit4 是读结束标志状态，bit5 是编程完成的标志状态。

相关的寄存器如下表所示：

表 5-1：OTP 相关寄存器列表

Reg	Bit	Name	Type	Description
0x3F	6	otp_program	W	在 TWI 接口使能后，写该位'1'，请求把所有寄存器数据烧写到 OTP，完成后该位自动清 0

Reg	Bit	Name	Type	Description
	5	otp_read	W	在 TWI 接口使能后, 写该位'1'后, 请求从 OTP 读取数据到寄存器, 完成后该位自动清 0
		prog_done	R	OTP 编程完成标志位
	4	read_done	R	OTP 读入到寄存器完成标志位

5.2 编码

数据包模式下, 支持 527、1527、2240、2262 等多种编码格式, 同时支持用户自定义编码。

相关寄存器如下表所示:

表 5-2: 编码相关寄存器列表

Reg	Bit	Name	Type	Description
0x2F	2:0	symb_bit_len	R/W	数据 0、1 的编码长度, n+1
0x2D	7:0	symb_bit0	R/W	数据 0 编码
0x2E	7:0	symb_bit1	R/W	数据 1 编码

5.3 按键功能

UM2005L 的按键功能支持普通模式和扫描模式, 普通模式支持 2 个独立按键, 扫描模式支持 3 个按键, 同时所有的按键都具备唤醒功能。在分组发射时支持每组发射完成后重新扫描按键状态。当有按键操作时, 芯片会从休眠状态下唤醒进入工作状态并根据特定的配置发射出相应的数据, 发射完成后进入睡眠状态。相关寄存器如下表所示:

表 5-3: 按键功能相关寄存器列表

Reg	Bit	Name	Type	Description
0x1E	6	key_scan_mode	R/W	按键模式: 0: 普通模式 1: 扫描模式
0x1F	0	keydata_flush	R/W	0: 仅扫描一次按键 1: 在使能分组发射时, 每次发射新的组时重新扫描按键

5.3.1 普通模式

普通模式最高支持 2 个独立按键, 并支持按键取反, 数据取反。相关寄存器如下表所示:

表 5-4: 普通模式相关寄存器列表

Reg	Bit	Name	Type	Description
0x1E	7	key_inv	R/W	按键输入取反: 0: 取反 1: 不取反
0x1F	1	data_inv	R/W	Button 映射后的数据是否按 bit 翻转: 0: 不取反 1: 取反

如下图为普通模式示意图:

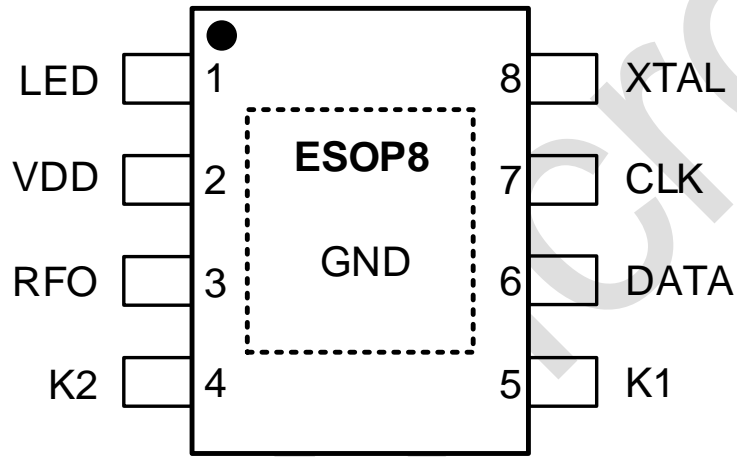


图 5-1: 普通模式引脚示意图

在普通模式中, 按钮键值与寄存器映射, 可支持同时按下 2 个按键, 如下表所示, 按键表显示‘1’表示按键按下, 数据包发射时, Key Value 字段发射的数据为按键映射的寄存器的值。

表 5-5: Matrix 模式, 按键与寄存器对应关系表

Push Buttons		Reg
K1	K2	
1	0	0x30
0	1	0x32
1	1	0x36

相关寄存器如下表所示:

表 5-6: Matrix 模式, 按键相关寄存器列表

Reg	Bit	Name	Type	Description
0x30	7:0	key_value1	R/W	按键值配置
0x32	7:0	key_value2	R/W	按键值配置
0x36	7:0	key_value3	R/W	按键值配置

5.3.2 扫描模式

扫描按键模式的原理如下图所示，扫描模式最高可支持 3 个按键，扫描等待时间可设。S1~S3 按键值映射到 Reg30、Reg32 和 Reg36 寄存器。选用按键推荐优先级为：S1，S2，S3。

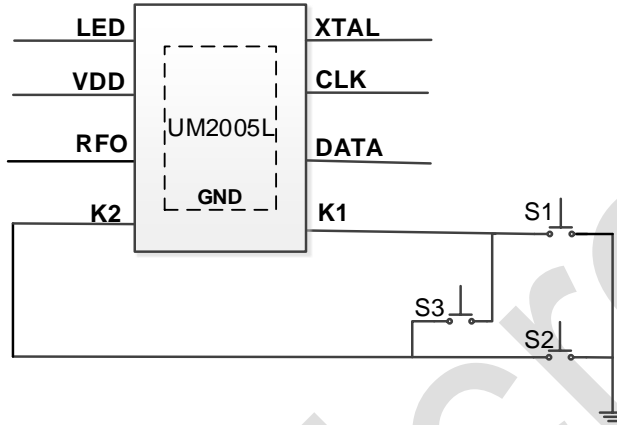


图 5-2: 扫描原理图

相关寄存器如下表所示：

表 5-7: 扫描模式相关寄存器列表

Reg	Bit	Name	Type	Description
0x1E	5:4	scan_wait	R/W	按键扫描模式扫描等待时间： 00: 2us 01: 4us 10: 8us 11: 16us
0x30	7:0	key_value1	R/W	按键值配置
0x32	7:0	key_value2	R/W	按键值配置
0x36	7:0	key_value3	R/W	按键值配置

5.4 LED

当 LED 功能使能时，芯片发射信号期间 LED 会长亮；如果电压低于设定的阈值，则 LED 呈现闪烁状态，闪烁频率可以灵活配置。当信号发射结束，LED 会自动关闭。LED 驱动为开漏输出，驱动能力可以通过寄存器或 OTP 进行配置，总共有 5mA、10mA、15mA、20mA 四个档位。相关寄存器如下表所示：

表 5-8: LED 相关寄存器列表

Reg	Bit	Name	Type	Description
0x0F	5	led_gpio_level	R/W	控制 LED 输出电平: 0: low 1: high
	4	led_en	R/W	LED 功能使能: 0: disable 1: enable
	3:2	led_o_sel	R/W	LED 报警时选择闪烁频率: 00: 80ms 01: 40ms 10: 20ms 11: 常亮
	1:0	led_cur_sel	R/W	LED 电流选择: 00: 5mA 01: 10mA 10: 15mA 11: 20mA

5.5 低电压检测 (LBD)

当 LBD 功能使能，芯片发射信号之前会对电源电压进行检测，可通过 TWI 接口读取电压值。LBD 可以在 2.0~3.1V 范围内设定阈值，分辨率为 0.1V。当电源电压低于设定的阈值时，发射期间的 LED 将呈现闪烁状态，相关寄存器如下表所示：

表 5-9: LBD 相关寄存器描述

Reg	Bit	Name	Type	Description
0x05	3:0	lbd_volt	R/W	LBD 电压设置: 0000: 2.0V 0001: 2.1V 1011: 3.1V(max)

5.6 自动跳频

在数据包模式，配置分组发射并使能自动跳频功能，需设置分组数量大于跳频通道的数量，在发射时，每发射完成一组数据，会自动跳频到下一通道发射，当跳频通道都发射完成时，循环到通道 0 继续跳频发射，相关寄存器如下表所示：

表 5-10: 自动跳频相关寄存器列表

Reg	Bit	Name	Type	Description
0x1B	5	freq_hop_en	R/W	跳频使能, 必须 tx_cyc_num 不为 0 时才有效
	4:2	hop_num	R/W	跳频时频道数量

Reg	Bit	Name	Type	Description
0x20	7:0	tx_cyc_num	R/W	分组发射： 0：不分组。每次发射包数量由 pkt_num 定义，可以理解为一组 其它：分组数量为 tx_cyc_num+1 组
0x16	7:0	ch_step[7:0]	R/W	信道频率 STEP 的分频比设置： ch_step[15:0]: step=step_freq/ref_freq (保留 20 位小数，取低 16 位作为 ch_step 的配置) step_freq 为信道 step 的频率， ref_freq 为晶振频率
0x17	7:0	ch_step[15:8]	R/W	参考 Reg16 描述

5.7 功率放大器

芯片内部集成了高效率的单端功率放大器，输出功率可在 -20 ~ +18dBm 范围内调节，调节步进为 1dB；为了降低 PA 在开启或关闭瞬间在载波频率附近产生多余的频谱杂散，芯片内部引入了 PA 缓慢升降（PA Ramping）机制。缓变时间和功率步进可通过寄存器或 OTP 进行配置。

5.8 频率综合器

芯片内部集成了高精度的 Sigma-Delta 小数分频频率综合器，在 200~960MHz 范围内产生精准的载波频率。相关寄存器如下表所示：

表 5-11：频率综合器相关寄存器列表

Reg	Bit	Name	Type	Description
0x12	7:0	rf_ch_freq[7:0]	R/W	rf_ch_freq[29:0]信道频率分频比设置，低 22 位为小数部分。 rf_ch_freq= rf_freq/ref_freq (保留 22 位小数)。 rf_freq 为信道频率，ref_freq 为晶振参考频率。
0x13	7:0	rf_ch_freq[15:8]	R/W	参考 Reg12 描述
0x14	7:0	rf_ch_freq[23:16]	R/W	参考 Reg12 描述
0x15	7:6	lo_div	R/W	PLL LO 分频模式设置： 00：800MHz~1GHz 频段 01：400MHz~500MHz 频段 10：267MHz~350MHz 频段 11：200MHz~250MHz 频段
	5:0	rf_ch_freq[29:24]	R/W	参考 Reg12 描述

6 芯片运行

6.1 TWI 接口

Two-Wire Interface 简称 TWI，包括时钟接口 CLK 和双向数据接口 DATA，CLK 下降沿采样数据。一个完整的 W/R 过程有十六个时钟周期。前八个周期，DATA 是输入口；后八个周期如果是写过程，DATA 是输入口；如果是读过程，DATA 是输出口。W/R 的时序如下图。

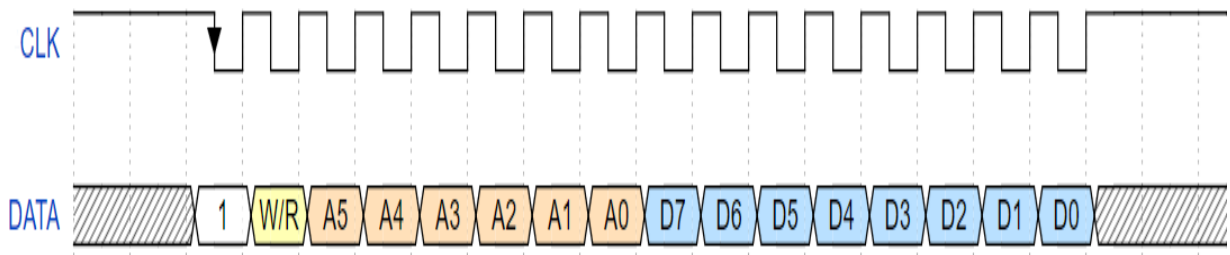


图 6-1: TWI 接口时序图

注：

- 时钟应该运行在 5MHz 以下，下降沿采样。
- 前 8 个周期为读写控制和地址位 A[5:0]，其中 W/R 为 1 表示写过程，为 0 时表示读过程。
- 写操作中 D[7:0] 为待写入数据，读操作中 D[7:0] 从芯片中读出数据。
- TWI_ON（发送 32 个连续的 0，共 32 个时钟的数据）可用于复位 TWI 电路同时也进入编程模式，以便在遇到未知错误的时候恢复 TWI 功能。
- SOFT_RST（发送 0xFF04，共十六个时钟的数据）可用于复位除了 TWI 电路以外的所有数字电路。
- TWI_RST（发送 0xFF01，共十六个时钟的数据）可用于复位 TWI 接口模块。
- TWI_OFF 是退出编程模式，即发送 0xFF02，关闭编程模式。

6.2 运行状态

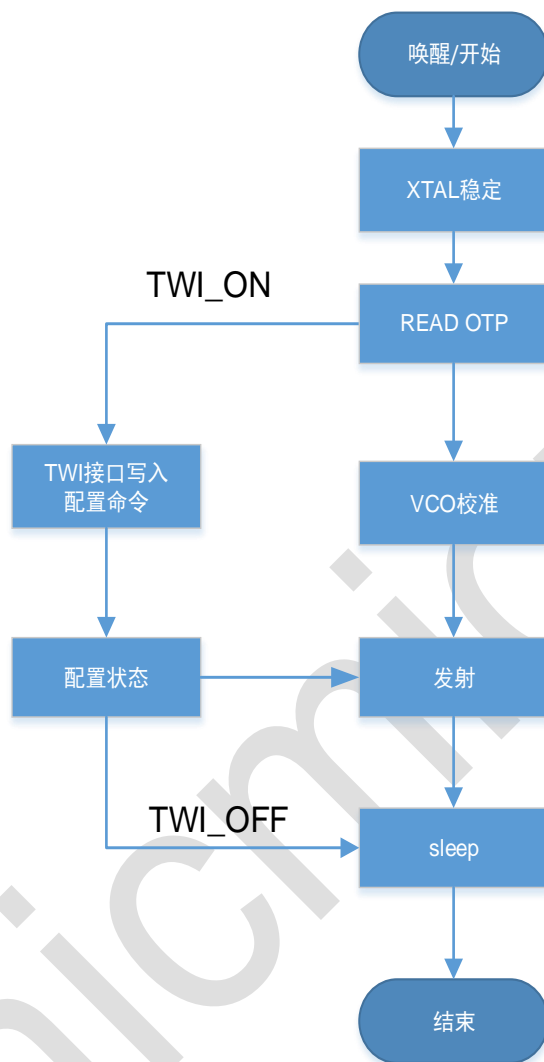


图 6-2: 芯片运行状态图

7 数据包(Packet)

UM2005L 支持数据直通模式和数据包模式。

7.1 数据直通

数据直通模式下的数据通过 DATA 数据输入，通过数据引脚的电平变化唤醒芯片，唤醒的触发方式为上/下边沿触发，且可以配置，长时间低电平可重新进入睡眠工作方式，其 t_{STOP} 时间可配置。如下图所示，当芯片检测到 DATA 引脚上的上升沿或者下降沿后，进入 XO-STARTUP 状态。在检测到边缘后，用户必须将 DATA 引脚变化时间持续至少 10 ns (t_{HOLD})，并等待 t_{XTAL} 和 t_{TUNE} 的总和，然后将待传输的数据发送到芯片的 DATA 引脚上。从 t_{HOLD} 结束到 t_{TUNE} 结束，DATA 引脚的逻辑状态为“Don't Care”。在 TRANSMIT 状态下，PA 将输入数据调制后发送出去。如若需要结束传输，用户必须拉低数据引脚（其进入睡眠时间 t_{STOP} 可配），芯片进入睡眠。如果唤醒检测的是下降沿，睡眠后数据引脚需再拉高。

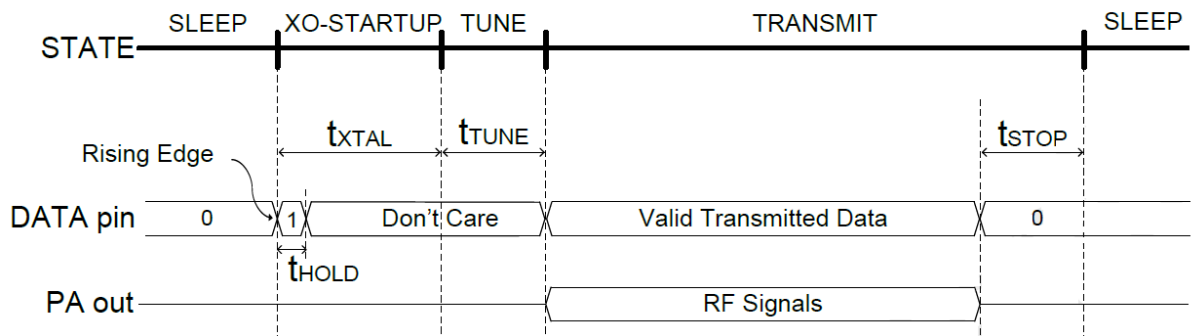


图 7-1: 数据直通时序图

相关寄存器如下表所示：

表 7-1: 数据直通相关寄存器列表

Reg	Bit	Name	Type	Description
0x11	7:5	direct_stop_max	R/W	连续 symbols 进入睡眠： 000: 64 symbols 001: 128 symbols 111: 512 symbols
	4	direct_mode	R/W	直通模式选择，选择从 KEY 的输入作为数据直接调制射频输出： 0: 编码模式 1: 直通模式

Reg	Bit	Name	Type	Description
	3	direct_sleep_sel	R/W	直通模式时，选择进入 sleep 状态的方式： 0：检测到调制数据为 direct_stop_max 个 symbol 的连续低电平时，进入 sleep 1：检测到调制数据为 direct_stop_max 个 symbol 的连续低电平后，再等待高电平进入 sleep
	2:1	Reserved	-	-
	0	wake_edge_sel	R/W	唤醒电路边沿选择 0：下降沿 1：上升沿或下降沿

7.2 数据包模式

数据包模式支持数据编码，可支持 527、1527、2240、2262 等多种编码格式，同时支持用户自定义编码，包格式设置比较灵活，数据包格式如下图。

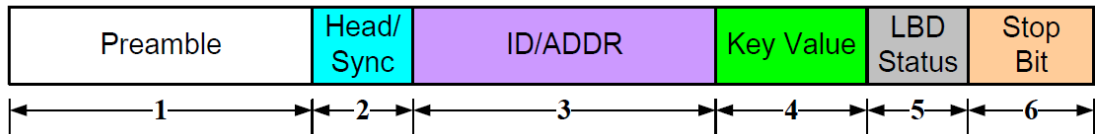


图 7-2：包格式结构图

数据包模式包含了以上六个可选部分，每部分都支持用户灵活配置，除 ID/ADDR 必须配置外，其他数据字段可以使能或关闭。发射时会按照图 7-2 包结构 1、2、3、4、5、6 的顺序进行，而且各部分数据均从低位开始发送，所以有效发射数据从低位开始。数据包结构中的 3、4、5 可进行编码，bit logic 编码宽度为 1~8 symbol。

7.2.1 Preamble

Preamble 支持独立使能，在发射时支持每包发射一次 Preamble 或者每组发射一次 Preamble。Preamble 相关的寄存器如下表所示：

表 7-2：Preamble 相关寄存器列表

Reg	Bit	Name	Type	Description
0x2F	7:6	preamble_data	R/W	Preamble 数据： 01：0x55 10：0xAA
	5	preamble_mode	R/W	Preamble 模式： 0：每包发一个 Preamble 1：每组发一个 Preamble

Reg	Bit	Name	Type	Description
	4	preamble_en	R/W	Preamble 数据使能： 0: disable 1: enable

7.2.2 Head/sync

Head/sync 支持独立使能，并且长度可设（单位：bit），芯片发射按照设置的长度从低位开始发射。Head/sync 相关的寄存器如下表所示：

表 7-3: Head/sync 相关寄存器列表

Reg	Bit	Name	Type	Description
0x27	5	sync_en	R/W	sync 数据段使能： 0: disable 1: enable
	4:0	sync_len	R/W	sync 数据长度(bit)，有效 n+1
0x29	7:0	sync_data[7:0]	R/W	sync 数据，最低位开始发送
0x2A	7:0	sync_data[15:8]	R/W	sync 数据，最低位开始发送
0x2B	7:0	sync_data[23:16]	R/W	sync 数据，最低位开始发送
0x2C	7:0	sync_data[31:24]	R/W	sync 数据，最低位开始发送

7.2.3 ID/ADDR

ID/ADDR 不支持独立使能，发射长度可设，从低位开始发射。并且支持 1527、2262 等编码及自定义的编码格式，相关寄存器如下表如下：

表 7-4: ID/ADDR 相关寄存器列表

Reg	Bit	Name	Type	Description
0x25	4:0	addr_len	R/W	发射地址比特数量
0x21	7:0	code_addr[7:0]	R/W	数据帧的地址域，最低位先发送
0x22	7:0	code_addr[15:8]	R/W	数据帧的地址域，最低位先发送
0x23	7:0	code_addr[23:16]	R/W	数据帧的地址域，最低位先发送
0x24	7:0	code_addr[31:24]	R/W	数据帧的地址域，最低位先发送

7.2.4 Key Value

Key Value 支持独立使能，发射时是否包含键值，并且发射键值的数据宽度可设，从低位开始发射，并且支持 1527、2262 等编码及自定义的编码格式，相关寄存器如下表所示：

表 7-5: Key Value 相关寄存器列表

Reg	Bit	Name	Type	Description
0x1E	3	keyval_en	R/W	发射的数据包含键值： 0: 不包括 1: 包括

Reg	Bit	Name	Type	Description
	2:0	keyval_num	R/W	发射的键值数据宽度： 000: 1bit 001: 2bit 111: 8bit

7.2.5 LBD Status

LBD Status 支持独立使能，可以选择发射的数据是否包含 LBD Status，并且根据需要选择 1bit LBD Status 或者 4bit 的电压值，支持 1527、2262 等编码及自定义的编码格式，相关寄存器如下表所示：

表 7-6: LBD Status 相关寄存器列表

Reg	Bit	Name	Type	Description
0x05	3:0	lbd_volt	R/W	LBD 电压设置： 0000: 2.0V 0001: 2.1V 1011: 3.1V(max)
0x0B	7	lbd_en	R/W	数据包含有 LBD 状态： 0: 不包含 1: 包含
	4	ldb_data_mode	R/W	Reg0B[7]=1 时，LBD 数据选择： 0: 1 个 bit LBD 状态 1: 4 个 bit 电压值

7.2.6 Stop bit

Stop bit 支持独立使能，使能之后发射 Stop bit 的数据长度、数据与 Head/sync 的长度、数据共用寄存器，相关寄存器如下表所示：

表 7-7: Stop bit 相关寄存器列表

Reg	Bit	Name	Type	Description
0x2F	3	stop_bit_en	R/W	停止位使能，停止位数据配置同 sync： 0: disable 1: enable
0x27	4:0	sync_len	R/W	sync 数据长度(bit)，有效 n+1
0x29	7:0	sync_data[7:0]	R/W	sync 数据，最低位开始发送
0x2A	7:0	sync_data[15:8]	R/W	sync 数据，最低位开始发送
0x2B	7:0	sync_data[23:16]	R/W	sync 数据，最低位开始发送
0x2C	7:0	sync_data[31:24]	R/W	sync 数据，最低位开始发送

7.3 数据包发射模式

数据包模式支持分组发射、固定长包发射、超时退出发射模式。

7.3.1 分组发射模式

如果发射分组寄存器设置为 0，即不分组，相当于只发射一组的固定包数量。如果发射分组寄存器不为 0，则发射设置的组数，每组发射设置的固定包数量，在每组之间还可设置间隔。如果在自动跳频模式，必须设置发射分组，每发射完一组后，会自动进行频率切换。相关寄存器如下表所示：

表 7-8：分组发射模式相关寄存器列表

Reg	Bit	Name	Type	Description
0x20	7:0	tx_cyc_num	R/W	分组发射： 0：不分组。每次发射包数量由 pkt_num 定义，可以理解为一组 其它：分组数量为 tx_cyc_num+1 组
0x26	7:0	pkt_interval	R/W	包和包之间的等待间隔（采用时序逻辑间隔最低 2symbol）
0x28	7:0	pkt_num[7:0]	R/W	按键一次发送的固定包个数，最大 256 个包

7.3.2 固定长包模式

当按下按键后进入发射状态，发射完成预先配置好的包数后会停止发射，回到睡眠状态。发射过程中，用户有多次按键行为，不会触发新一次的发射，必须在发射完成后再重新按键，才会触发新一次的发射，无论按键多长时间，都发固定配置包数。相关寄存器如下表所示：

表 7-9：固定长包模式相关寄存器列表

Reg	Bit	Name	Type	Description
0x27	6	pkt_num_per_p	R/W	0：一直按一直发，并保证最低 pkt_num 个包 1：每次不管按多长时间键盘就发配置的包数 pkt_num

7.3.3 超时退出模式

按下按键后进入发射状态，只要按键有效，就一直发包，直到用户松开按键，也可设置超时退出模式，当发射完成当前包（或组）的剩余数据后，退出发射回到睡眠状态。另外如果一直按键，超过配置的最长发送时间也会自动进入睡眠。相关寄存器如下表所示：

表 7-10: 超时退出模式相关寄存器列表

Reg	Bit	Name	Type	Description
0x25	7:5	sumpkt_num	R/W	在发射非固定包数量模式时，最大发包数量，超出会进入 sleep: 000: 0 关闭功能，不会睡眠 001: 8s 111: 56s
0x27	6	pkt_num_per_p	R/W	0: 一直按一直发，并保证最低 pkt_num 个包 1: 每次不管按多长时间键盘就发配置的包数 pkt_num

8 应用参考

8.1 普通按键模式

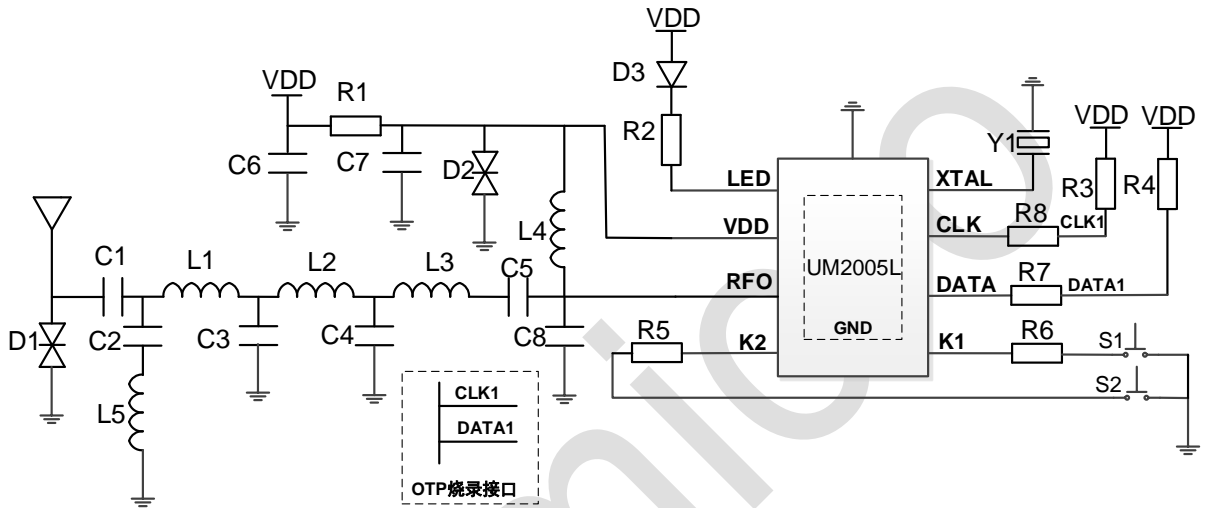


图 8-1：普通按键模式应用原理图

8.2 按键扫描模式

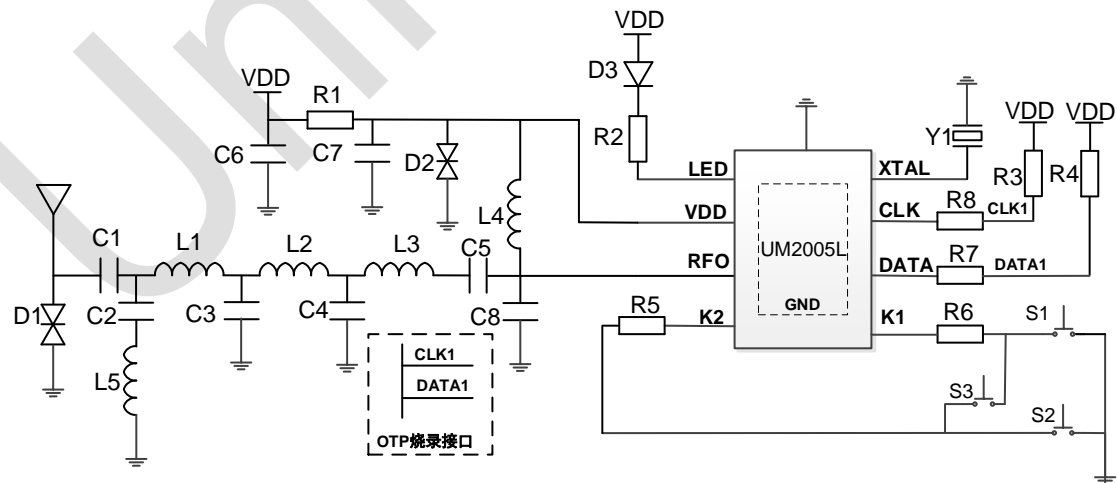


图 8-2：按键扫描模式应用原理图

8.3 天线匹配参考参数

表 8-1: 天线匹配参数表

位号	描述	频点				单位
		315MHz	433.92MHz	868MHz	915MHz	
C1	±5%,0402,NPO,50 V	-	7.5	-	-	pF
	±2%,0402,贴片绕线电感	27	-	5.6	5.6	nH
C2	±5%,0402,NPO,50 V	5	3	2.7	2.7	pF
C3	±5%,0402,NPO,50 V	8.2	7.5	3.9	3.9	pF
C4	±5%, 0402,NPO,50 V	3.3	2.7	3	3	pF
C5	±5%,0402,NPO,50V	8.2	6.8	3.9	3.9	pF
C6	±5%,0603,NPO,50V	1	1	1	1	uF
C7	±5%,0402,NPO,50V	0.1	0.1	0.1	0.1	uF
C8	±5%,0402,NPO,50V	NC	NC	NC	NC	pF
L1	±5%,0603,贴片绕线电感	47	33	10	10	nH
L2	±5%,0603,贴片绕线电感	22	33	8.2	8.2	nH
L3	±5%,0603,贴片绕线电感	33	27	10	10	nH
L4	±5%,0603,贴片绕线电感	220	68	100	100	nH
L5	±2%,0402,贴片绕线电感	12	10	-	-	nH
	±5%,0402,贴片电阻	-	-	0	0	Ω
R1	±5%,0402,贴片电阻	0	0	0	0	Ω
R2	±5%,0402,贴片电阻	330	330	330	330	Ω
R3	±5%,0402,贴片电阻	10	10	10	10	kΩ
R4	±5%,0402,贴片电阻	10	10	10	10	kΩ
R5	±5%,0402,贴片电阻	1	1	1	1	kΩ
R6	±5%,0402,贴片电阻	1	1	1	1	kΩ
R7	±5%,0402,贴片电阻	1	1	1	1	kΩ
R8	±5%,0402,贴片电阻	1	1	1	1	kΩ
D1	ESD 保护二极管	NC	NC	NC	NC	NC
D2	ESD 保护二极管	NC	NC	NC	NC	NC
D3	LED 发光二极管	-	-	-	-	-
Y1	5032 贴片无源晶振±10PPM 20pF	26	26	-	-	MHz
	5032 贴片无源晶振±10PPM 18pF	-	-	24	24	MHz

注:

- C1 根据频段的不同, 可能为电容或电感, 具体请参考表 8-1。
- L5 根据频段的不同, 可能为电感或电阻, 具体请参考表 8-1。

9 电气参数

9.1 绝对最大额定值

外部条件如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受永久性损坏的最大载荷，并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 9-1: 芯片绝对最大额定值

符号	描述	最小值	典型值	最大值	单位	备注
V _{DD}	电源电压	-0.3	3.3	+3.6	V	-
V _{IN}	接口电压	-0.3	-	V _{DD} +0.3	V	-
T _J	结温	-40	-	+125	°C	-
T _{stg}	存储温度	-50	-	+150	°C	-
T _{SDR}	焊接温度	-	-	+255	°C	-
I _{LATH}	Latch up 电流	-200	-	+200	mA	-
ESD	静电放电	-2	-	+2	KV	HBM

9.2 主要电气特性

9.2.1 通用工作条件

除非特别说明外，T_{OP}=25°C，F_{RF}=433.92MHz，V_{DD}=3.3V

表 9-2: 通用工作条件

符号	描述	参数以及条件	最小值	典型值	最大值	单位
V _{DD}	电源电压	-	1.9	-	3.6	V
T _{OP}	工作温度	-	-40	-	105	°C
-	电源电压斜率	-	1	-	-	mV/μs
F _{RF}	频率范围	-	200	-	960	MHz
DR	速率	(G)FSK	0.1	-	500	Kbps
		OOK	0.5	-	40	Kbps
F _{DEV}	(G)FSK 频偏	-	1	-	250	KHz

9.2.2 功耗

表 9-3: 功耗表

符号	描述	参数以及条件	最小值	典型值	最大值	单位
I _{SLEEP}	休眠电流	独立按键模式	-	10	-	nA
		扫描按键模式	-	1.2	-	μA
I _{DD}	工作电流 @433.92MHz	OOK, +6dBm	-	12	-	mA
		OOK, +13dBm	-	17	-	mA
		OOK, +18dBm	-	37	-	mA
		(G)FSK, +6dBm	-	17	-	mA
		(G)FSK, +13dBm	-	29	-	mA
		(G)FSK, +18dBm	-	64	-	mA
	工作电流 @868.35MHz	OOK, +6dBm	-	15	-	mA
		OOK, +13dBm	-	21	-	mA
		OOK, +18dBm	-	35	-	mA
		(G)FSK, +6dBm	-	21	-	mA
		(G)FSK, +13dBm	-	33	-	mA
		(G)FSK, +18dBm	-	68	-	mA

9.2.3 发射特性

表 9-4: 发射特性

符号	描述	参数以及条件	最小值	典型值	最大值	单位
F _{RES}	频率分辨率	F _{RF} ≤ 480MHz	-	99	-	Hz
		F _{RF} > 480MHz	-	198	-	Hz
BT	GFSK 高斯滤波系数	-	-	0.5	-	-
P _{out}	输出功率	-	-20	-	+18	dBm
P _{STEP}	输出功率步进	-	-	1	-	dB
T _{RAMP}	PA Ramping时间	-	-	128	-	μs
T _{TUNE}	频率调谐时间	-	-	300	-	μs
PN	相位噪声@433.92	100KHz 频率偏移	-	-84	-	dBc/Hz
		600KHz 频率偏移	-	-105	-	dBc/Hz
		1.2MHz 频率偏移	-	-117	-	dBc/Hz
	相位噪声@868.35	100KHz 频率偏移	-	-79	-	dBc/Hz
		600KHz 频率偏移	-	-101	-	dBc/Hz
		1.2MHz 频率偏移	-	-114	-	dBc/Hz

符号	描述	参数以及条件	最小值	典型值	最大值	单位
H _{433.92}	H2 _{433.92}	2次谐波, +13dBm 输出功率	-	-60	-	dBm
	H3 _{433.92}	3次谐波, +13dBm 输出功率	-	-60	-	dBm
H _{868.35}	H2 _{868.35}	2次谐波, +13dBm 输出功率	-	-55	-	dBm
	H3 _{868.35}	3次谐波, +13dBm 输出功率	-	-53	-	dBm
-	OOK消光比	-	-	60	-	dB

9.2.4 晶体振荡器

表 9-5: 晶体振荡器特性

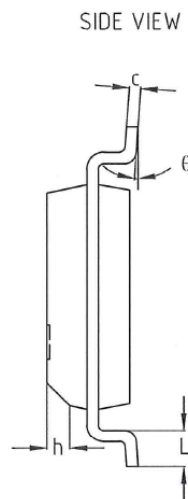
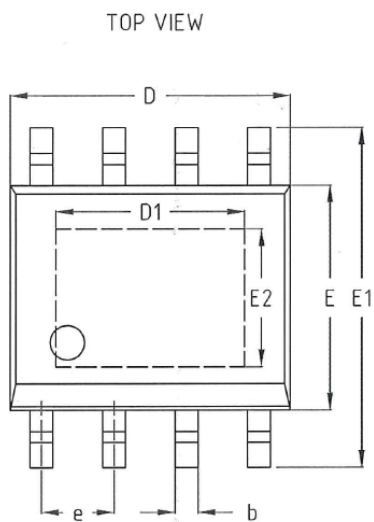
符号	描述	参数以及条件	最小值	典型值	最大值	单位
F _{XTAL}	晶体频率	-	-	26	-	MHz
ppm	晶体频率容差	-	-	±20	-	ppm
C _{LOAD}	负载电容	-	12	-	20	pF
R _m	晶体等效电阻	-	-	-	60	Ω
t _{XTAL}	晶体启动时间	-	-	400	-	μs

注:

- UM2005L 可以直接用外部参考时钟通过耦合电容驱动 XTAL 管脚工作。外部时钟信号的峰峰值要求在 0.3 到 0.7V 之间。
- 晶体频率容差值包括 (1) 初始误差; (2) 晶体负载; (3) 老化; (4) 随温度的改变。可接受的晶体频率误差受限于接收机的带宽和与之搭配的发射器之间射频频率偏差。
晶体启动时间参数很大程度上与晶体相关。

10 封装尺寸

10.1 ESOP8 (4.9*3.9mm)



Dimensions /mm			
SYMBOL	MIN	NOMINAL	MAX
A	1.50	1.60	1.70
A1	0.04	-	0.12
A2	1.35	1.45	1.55
A3	0.65	0.70	0.75
b	0.35	-	0.50
c	0.19	-	0.25
D	4.80	4.90	5.00
D1	3.20	3.30	3.40
E	3.80	3.90	4.00
E1	5.80	6.00	6.20
E2	2.30	2.40	2.50
e	1.27 BSC		
h	0.30	-	0.50
L	0.50	-	0.80
theta	0°	-	8°

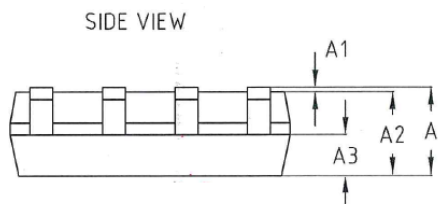


图 10-1: ESOP8 封装尺寸图