

UM321xA 用户设计要点指南

版本: V1.1



广芯微电子（广州）股份有限公司

<http://www.unicmicro.com/>

版本修订

版本	日期	描述
V1.0	2022.03.07	初始版
V1.1	2022.04.19	删除“IO管脚相关”章节中的第4点

目录

1	硬件设计相关	1
1.1	IO 管脚相关	1
1.2	NRST（外部复位管脚）相关	1
2	编译环境设置	2
2.1	IAR 平台	2
3	软件设计相关	4
3.1	时钟设置	4
3.2	Flash 操作相关	4
3.3	WDT 相关	4

1 硬件设计相关

1.1 IO 管脚相关

1. 避免 IO 脚的上电速度快于供电电压 VDD。
2. 避免 IO 脚的电压大于供电电压 $VDD+0.3V$ 。
3. 为提高抗干扰能力，未使用的 IO 脚不要悬空。可外部加上/下拉电阻，或者打开内部的上/下拉电阻。

1.2 NRST（外部复位管脚）相关

1. NRST 外部复位管脚，当被用作外部复位口时，此端口不能悬空，否则容易受到干扰，导致芯片复位。

常用的复位电路如图 1-1，复位性能 $A>B>C>D$ 。

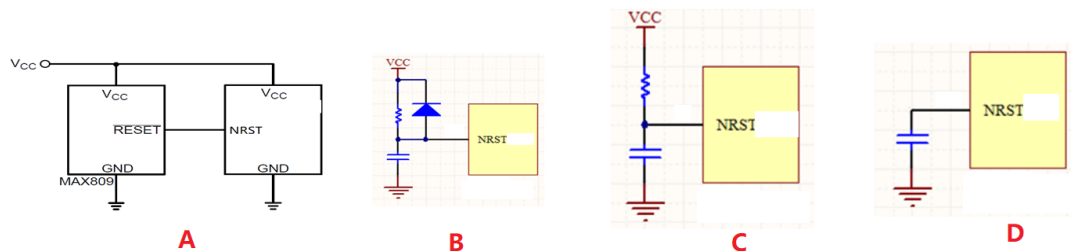


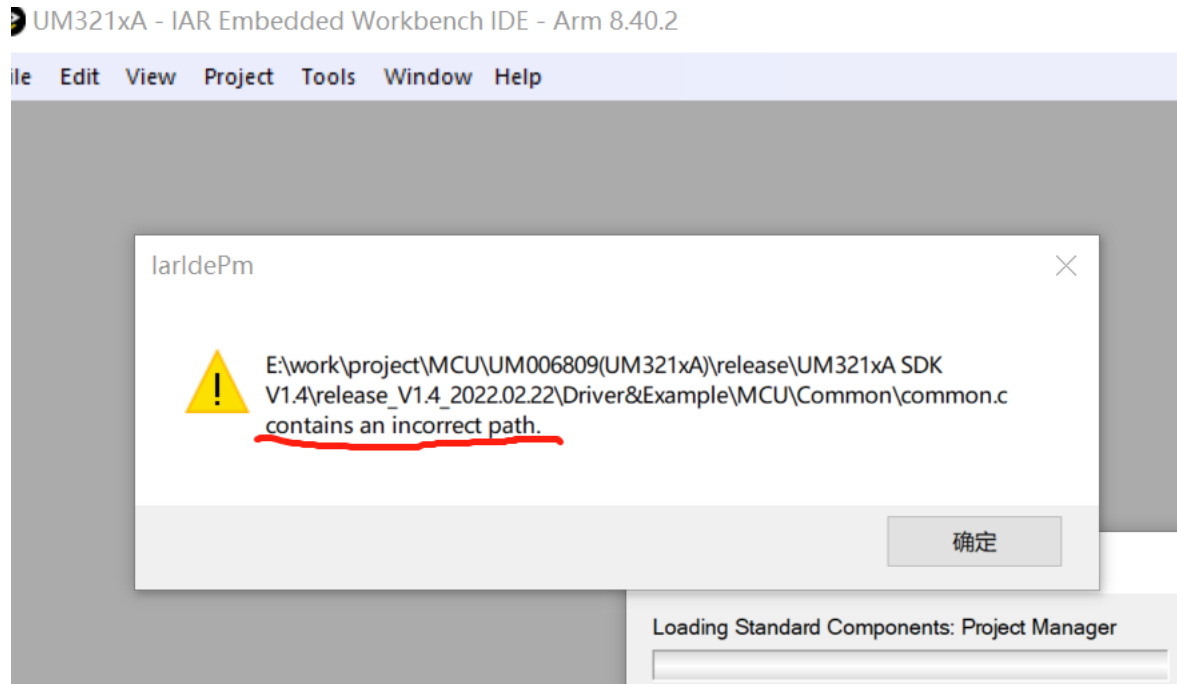
图 1-1：复位电路图

2. NRST 脚可被当作一般 IO 使用。上电默认 NRST 为外部复位口，直到程序配置为 IO 脚。UM321xA 中该管脚既可作为输入，也可作为输出。
3. UM321xA 的寄存器 EXTRST_SEL 第 0 位 RESETN_SEL 设置为 1，即把外部复位功能禁止，当作 IO。

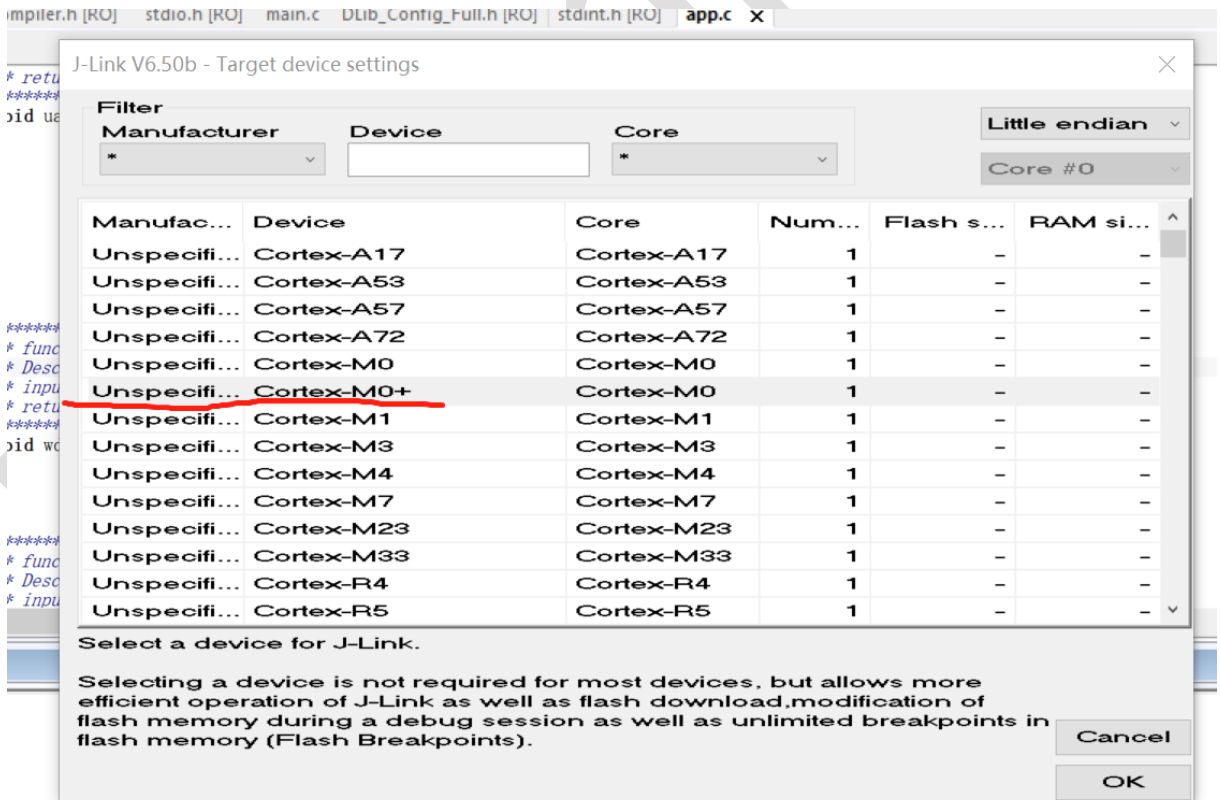
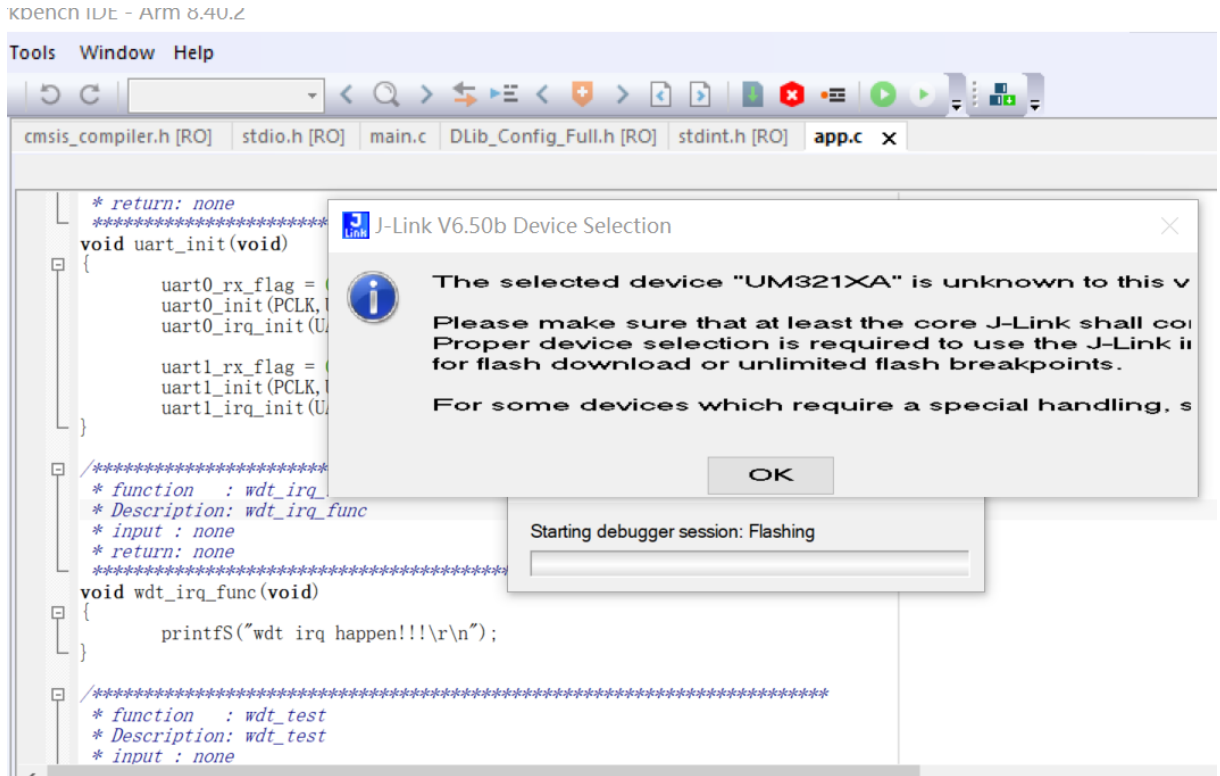
2 编译环境设置

2.1 IAR 平台

1. 首次打开 IAR 工程中时, 如果提示某个.c 或.h 文件包含了不正确的路径时, 点确定, 对整个工程重新编译后 就不会再提示。



2. IAR 工程中, 首次用 JTAG 仿真时, Jlink 会提示找不到芯片, 点“OK”后, 选择“cortex-M0+”即可。



3 软件设计相关

3.1 时钟设置

1. 系统时钟 0~32MHz 下 flash 0 等待周期取指，如果想要更低的动态功耗，可以把 RD_WAIT 设成非 0 值，值越大动态功耗越低，系统效率也越低。
2. RCH_DIV 只对内部高速时钟分频有效,不要设置成 0。
HCLK_DIV 对外部高速时钟、内部高速时钟、内部低速时钟 作为系统时钟时，分频都有效。

3.2 Flash 操作相关

擦写 flash 时，先关闭总中断，操作完成后再打开。

3.3 WDT 相关

看门狗作为复位功能时，2 次溢出才复位单片机；使能看门狗后，要关闭看门狗，可把寄存器 PERI_RESET 的第 12 位 WDT_RESET 设置为 0，并非通过 STALL 来设置，STALL 的作用是在仿真调试时，暂停的时候 WDT 是否继续计数。

8	STALL	RW	0	WDT在芯片处于HALT状态时不计数功能的使能位： 0: 不使能HALT状态计数器停止工作功能 1: 使能HALT状态计数器停止工作功能
---	-------	----	---	--